LeiterplattenAkademie

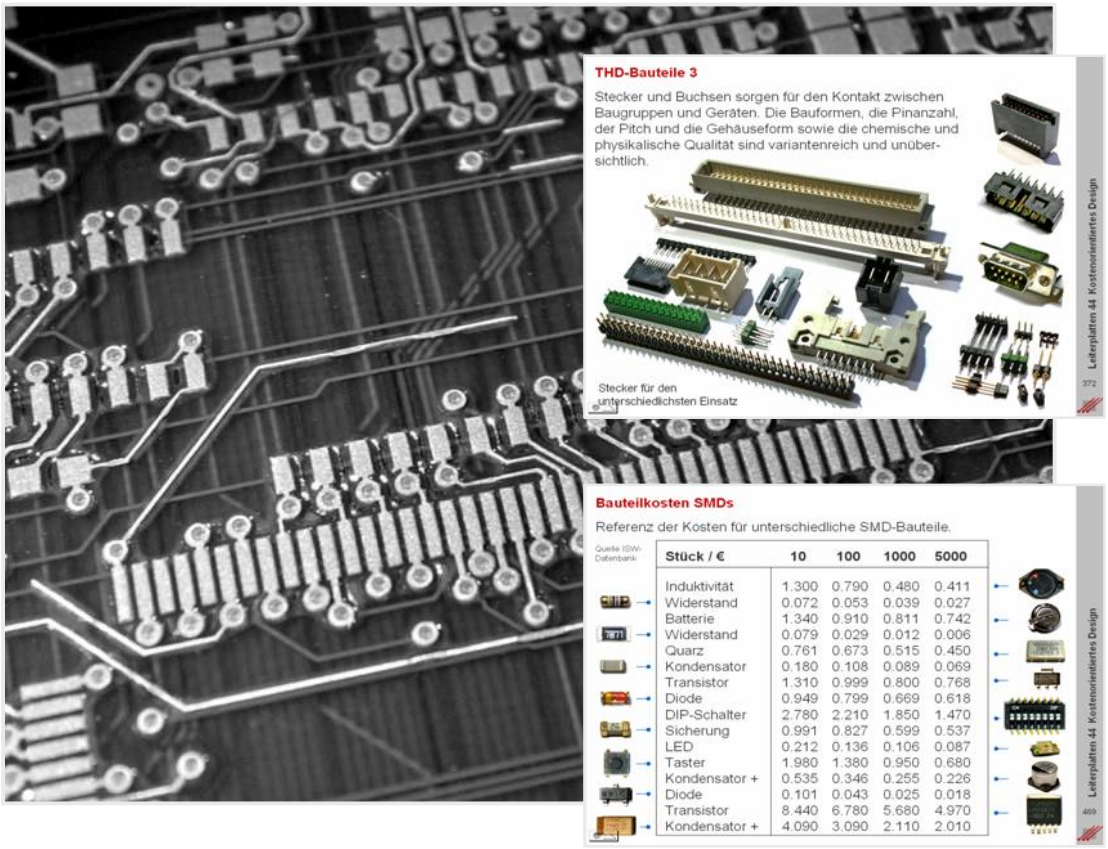
Arnold Wiemers

Seminar

Leiterplatten 44

… Kostenorientiertes Design elektronischer Baugruppen

Allgemeine und spezielle Regeln für die Kostenbeurteilung von Baugruppen. Berücksichtigung der Kostenaspekte für die Schaltplankonstruktion, das CAD-Design, die Leiterplattenfertigung und die Baugruppenproduktion. Strategien für die Kontrolle der Kosten einer Baugruppe.



THD-Bauteile 3

Stecker und Buchsen sorgen für den Kontakt zwischen Baugruppen und Geräten. Die Bauformen, die Pinanzahl, der Pitch und die Gehäuseform sowie die chemische und physikalische Qualität sind variantenreich und unübersichtlich.

Stecker für den unterschiedlichsten Einsatz

Leiterplatten 44 Kostenorientiertes Design

Bauteilkosten SMDs

Referenz der Kosten für unterschiedliche SMD-Bauteile.

Quelle ISW-Datenbank

Stück / €	10	100	1000	5000
Induktivität	1.300	0.790	0.480	0.411
Widerstand	0.072	0.053	0.039	0.027
Batterie	1.340	0.910	0.811	0.742
Widerstand	0.079	0.029	0.012	0.006
Quarz	0.761	0.673	0.515	0.450
Kondensator	0.180	0.108	0.089	0.069
Transistor	1.310	0.999	0.800	0.768
Diode	0.949	0.799	0.669	0.618
DIP-Schalter	2.780	2.210	1.850	1.470
Sicherung	0.991	0.827	0.599	0.537
LED	0.212	0.136	0.106	0.087
Taster	1.980	1.380	0.950	0.680
Kondensator +	0.535	0.346	0.255	0.226
Diode	0.101	0.043	0.025	0.018
Transistor	8.440	6.780	5.680	4.970
Kondensator +	4.090	3.090	2.110	2.010

Leiterplatten 44 Kostenorientiertes Design

Wer wird mit dem Seminar "Leiterplatten 44 … Kostenorientiertes Design elektronischer Baugruppen" angesprochen ?

Unsere Gegenwart - und erst recht unsere Zukunft - wird durch die Funktion elektromechanischer Baugruppen bestimmt. Insbesondere, wenn Stückzahlen >> 5000 hergestellt werden müssen, stehen die Kosten für die Erstellung des CAD-Designs, die Fertigung der Leiterplatte und die Produktion der Baugruppe im Vordergrund.
Das ist berechtigt. Parallel dazu steht die langfristige Zuverlässigkeit. Die Integration von Elektronik in KFZ, Landwirtschaft, Medizin, Hausbau und Kommunikation - um nur einige zu nennen - schiebt die Anforderung an die Zuverlässigkeit in den Vordergrund, und "langfristig" zielt auf die erwartete störungsfreie Funktion über Jahrzehnte.

Verantwortlich für die Fehlfunktion einer Baugruppe ist oft nur eine Bagatelle. Die Folgen für die Einsatzfähigkeit eines Produktes sind jedoch dramatisch. Der resultierende Imageverlust ist ein hohes Risiko für das Unternehmen, das für das Produkt in der Verantwortung steht. "Kosten" und "Zuverlässigkeit" dürfen sich deshalb niemals gegenüberstehen.
Es ist entscheidend, daß die Beziehung zwischen der technologischen und der wirtschaftlichen Qualität durch einen partnerschaftlichen Charakter geprägt ist.

Das Seminar **"Leiterplatten 44 … Kostenorientiertes Design elektronischer Baugruppen"** erläutert anschaulich den Zusammenhang zwischen den Geometrien in der CAD-Bibliothek, der Produktion von Leiterplatten und Baugruppen und deren wirtschaftliche Bedeutung.

Die ***Konstrukteure*** elektronischer Schaltungen und die ***CAD-Designer*** erhalten einen Einblick in die wirtschaftlichen Rahmenbedingungen, die **Einkäufer** und **Projektleiter** in die technisch-physikalischen Anforderungen. Das Seminar fördert damit auch das partnerschaftliche Miteinander der Wirtschaftler und Technologen.

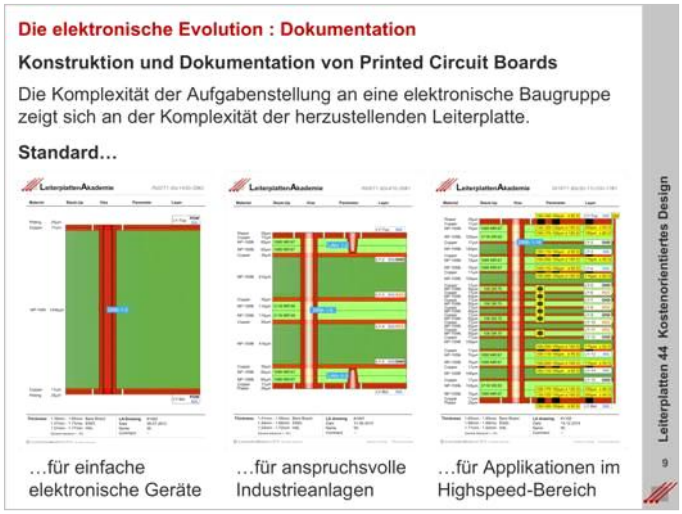
Die Themen sind ebenso interessant für alle ***Entscheidungsträger im Bereich CAD-Design, Leiterplatte und Baugruppe***, deren Aufgabe es ist, Projekte führend und beratend zu begleiten.

Einsatzbereiche

Anwendungsbereiche elektronischer Baugruppen im privaten und industriellen Umfeld.
Perspektiven für zukünftige elektronische Baugruppen vor dem Hintergrund wirtschaftlicher und zuverlässiger Aspekte.

Kaskadierende Anforderungen

Erläuterung der ganzheitlichen Zusammenhänge zwischen den vier Disziplinen Schaltplankonstruktion, CAD-Design, Leiterplattenfertigung und Baugruppenproduktion.



Dokumentation

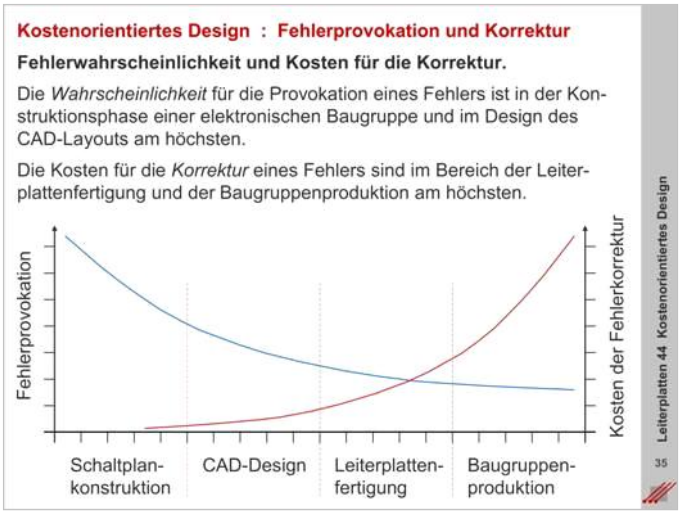
Organisatorische und logistische Voraussetzungen für die verbindliche und zuverlässige Dokumentation "einfacher" und komplexer Leiterplatten für die Produktion elektronischer Baugruppen.

Direkte und indirekte Kosten

Aufteilung der Kostenstrukturen.
Beachtung der direkten Kosten während der Leiterplatten- und Baugruppenproduktion.
Zuordnung der indirekten Kosten während des Baugruppenbetriebs.
Zeitfenster für die Entstehung von Kosten.

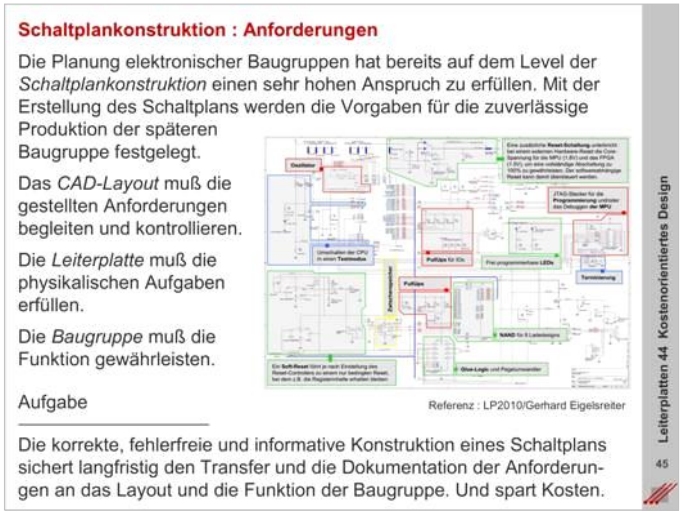
Kostenorientiertes Design

Die kommunikative Abhängigkeit elektronischer Baugruppen hinsichtlich ihrer Funktion.
Projektbegleitung als empfehlenswerte Strategie für die korrektive Planung elektronischer Baugruppen am Beispiel der KFZ- und EMobilität.



Fehlerprovokation

Die Fehlerwahrscheinlichkeit im Ablauf der einzelnen Phasen für die Konstruktion elektronischer Baugruppen.
Beurteilung der Kosten für die Korrektur von Fehlern in Abhängigkeit vom Konstruktionszeitpunkt.



Schaltplankonstruktion : Anforderungen

Die Planung elektronischer Baugruppen hat bereits auf dem Level der *Schaltplankonstruktion* einen sehr hohen Anspruch zu erfüllen. Mit der Erstellung des Schaltplans werden die Vorgaben für die zuverlässige Produktion der späteren Baugruppe festgelegt.

Das *CAD-Layout* muß die gestellten Anforderungen begleiten und kontrollieren.

Die *Leiterplatte* muß die physikalischen Aufgaben erfüllen.

Die *Baugruppe* muß die Funktion gewährleisten.

Aufgabe

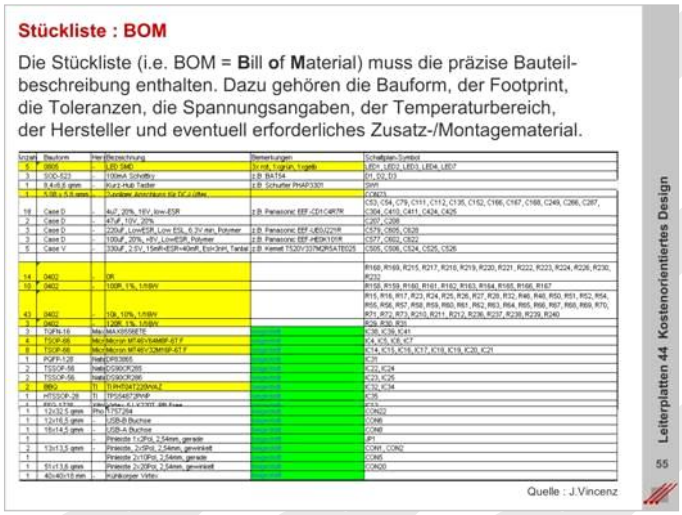
Die korrekte, fehlerfreie und informative Konstruktion eines Schaltplans sichert langfristig den Transfer und die Dokumentation der Anforderungen an das Layout und die Funktion der Baugruppe. Und spart Kosten.

Referenz : LP2010/Gerhard Eigelsreiter

Leiterplatten 44 Kostenorientiertes Design 45

Schaltplankonstruktion

Dokumentation der Verbindungen zwischen den elektromechanischen Komponenten der Baugruppe.
Vorgaben an das CAD-Design über Constraints und Call Outs.
Optionen für den Test der späteren zuverlässigen physikalischen Funktion der Baugruppe.



Stückliste : BOM

Die Stückliste (i.e. BOM = **B**ill **o**f **M**aterial) muss die präzise Bauteilbeschreibung enthalten. Dazu gehören die Bauform, der Footprint, die Toleranzen, die Spannungsangaben, der Temperaturbereich, der Hersteller und eventuell erforderliches Zusatz-/Montagematerial.

Quelle : J.Vincenz

Leiterplatten 44 Kostenorientiertes Design 55

Bill of Material (Stückliste, BOM)

Listung der einzusetzenden (und einzukaufenden) Komponenten.
Vorentscheidungen für die Logistik und die AVT (~ Aufbau- und Verbindungstechnologie) für das CAD-Design und die Fertigung der Leiterplatten und Baugruppen.

Stückliste : BTC

Die kontinuierliche Reduzierung der Geometrien der SMD-Bauteile ist nicht von jedem Baugruppenproduzenten in der Bestückung umsetzbar.
Üblicherweise kann die Geometrie 0402 international von jedem Baugruppenproduzenten bestückt werden. Für Bauteile ab 0201 oder kleiner liegen die Kosten für die Baugruppenproduktion um zirka 20% höher und die Anzahl an international auswählbaren Lieferanten nimmt deutlich ab.

Gleiche Vorgaben gelten für BTCs (**B**ottom **T**ermination **C**omponents), deren Lötflächengeometrien eine große Herausforderung an die Anlagentechnologie des Baugruppenproduzenten und an die Lötqualität stellen.

1206 (SMD-Bauform) 0603

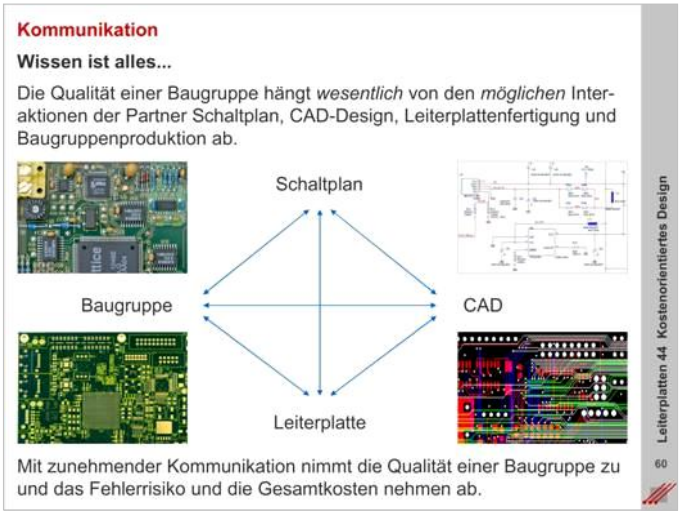
BCT 24-polig

Viele Unternehmen reagieren darauf und verknüpfen die Bibliotheken für die Schaltplankonstruktion und das CAD-Design mit internen Datenbanken, die Bauteile < 0402 oder in BTC-Bauform aus Kostengründen nicht im CAD-Layout zulassen.

Leiterplatten 44 Kostenorientiertes Design 57

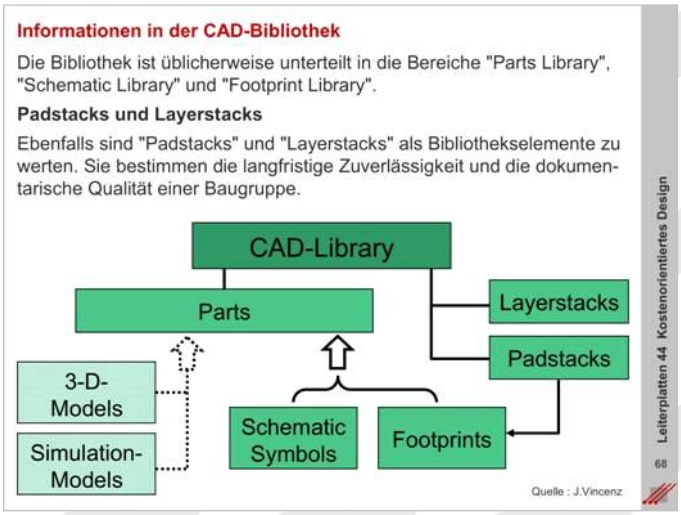
Bill of Material (Stückliste, BOM)

Technologische Grenzen für die Kosten der Bauteilbestückung in Abhängigkeit von der AVT und der Bauform der einzusetzenden Komponenten.
Aspekte der voraussichtlichen langfristigen Zuverlässigkeit der zu produzierenden Baugruppe.



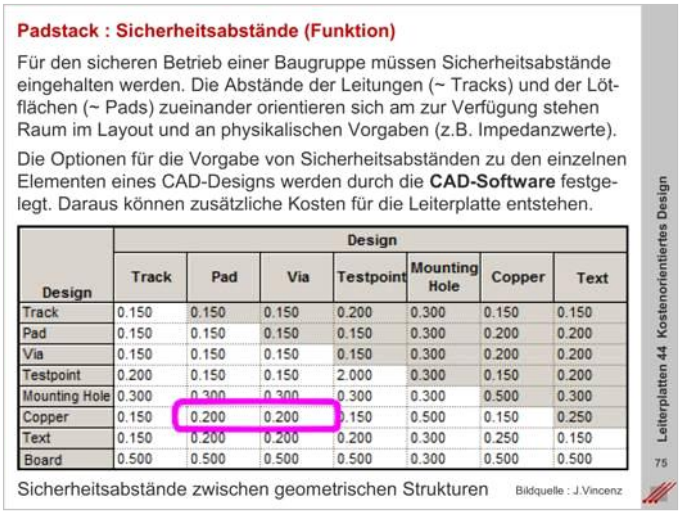
Kommunikation

Qualitätsbestimmende Vorteile bei einer ausgereiften Kommunikation zwischen den Partnern für die Konstruktion und Produktion einer elektromechanischen Baugruppe.
Kontrolle des Fehlerrisikos.
Vorgaben für die Qualitätskontrolle.



CAD-Bibliothek

Notwendige Basisinformationen in der CAD-Bibliothek/-Datenbank.
Padstacks als definitive Vorgabe für die Produktion der Leiterplatte und der Baugruppe.
Layerstacks als nachvollziehbare Dokumentation der Anforderungen an eine Baugruppe.



Design	Design						
	Track	Pad	Via	Testpoint	Mounting Hole	Copper	Text
Track	0.150	0.150	0.150	0.200	0.300	0.150	0.150
Pad	0.150	0.150	0.150	0.150	0.300	0.200	0.200
Via	0.150	0.150	0.150	0.150	0.300	0.200	0.200
Testpoint	0.200	0.150	0.150	2.000	0.300	0.150	0.200
Mounting Hole	0.300	0.300	0.300	0.300	0.300	0.500	0.300
Copper	0.150	0.200	0.200	0.150	0.500	0.150	0.250
Text	0.150	0.200	0.200	0.200	0.300	0.250	0.150
Board	0.500	0.500	0.500	0.500	0.300	0.500	0.500

Design-Vorgaben

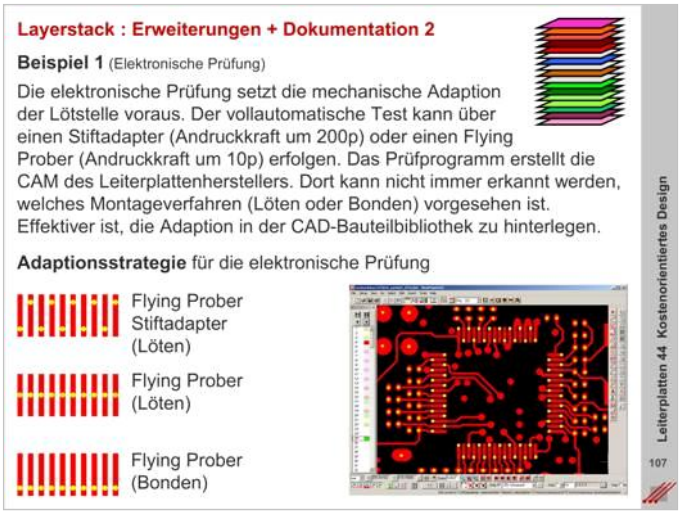
Grundlegende Parameter für das Routing des CAD-Designs.
Möglichkeiten automatischer Vorgaben seitens der CAD-Software und erforderliche manuelle Ergänzungen zur Vermeidung kostenintensiver Mängel.

Kosten und Risiken

Einfluß der Padstack-Geometrien auf die Positionierung von SMD-Komponenten während der Bestükkung und Lötung.
Bewertung der Anschlußflächengeometrie auf das Lötergebnis und die Funktion der Baugruppe.

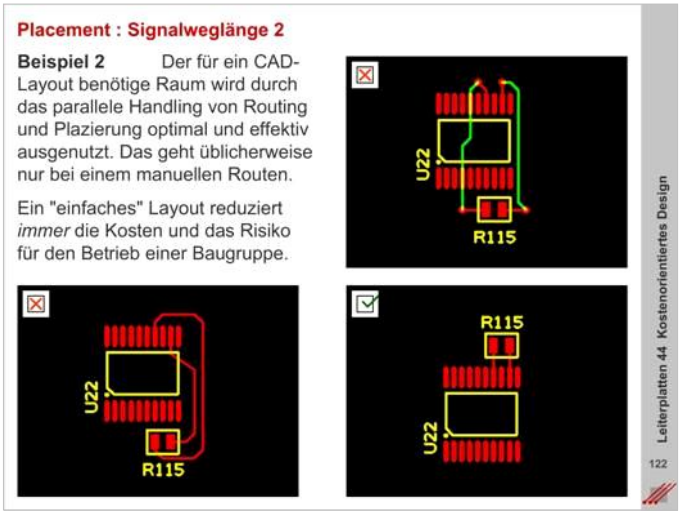
Padstacks

Analyse der Konfiguration der Anschlußflächen mit Referenz zur CAD-Bibliothek/-Datenbank.
Verschiebung und Rotation der Komponenten sowie erhöhter Lotpastenverbrauch als Folge unangepaßter Landpatterngeometrien.



Layerstacks

Optionen seitens CAD zur Optimierung der Dokumentation zu einem Layout.
Anlage individueller Layer für den E.-Test und die Bestückung in den CAD-Daten ergänzend zu den Standard-Layerstacks.

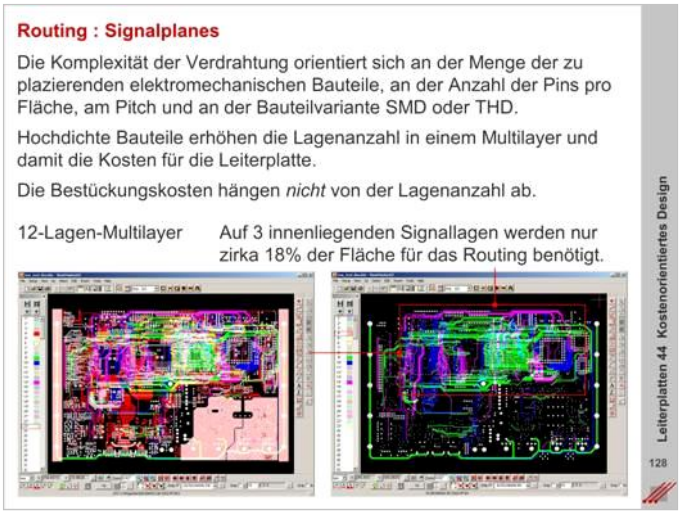


Placement

Grundstrategien für die Plazierung von Komponenten im CAD-Layout. Reduzierung von Vias und Leiterbahnlängen zur optimierten Auslastung des Flächenbedarfs und zur physikalisch stabileren Funktion der Baugruppe.

Placement

Festlegung des Platzbedarfs für elektromechanische Komponenten in der CAD-Datenbank mit Blick auf die spätere Bestückung.
Interpretationen seitens des Design-Rule-Checks.
Risikoreiche Placements.



Routing

Optimierung des Routings vor dem Hintergrund der Komplexität der Komponenten und dem Lagenaufbau der Leiterplatte.
Berücksichtigung des Bauteilpitch und der Anschlußdichte.

Toleranzraum : Grenzwert

Das Viapad ist im Padstack der CAD-Bibliothek geometrisch reduziert, um nicht übermäßig Platz im CAD-Layout zu blockieren.

Regel (Viapassung)

Die Viabohrung darf *niemals* außerhalb des zugehörigen Viapads liegen.

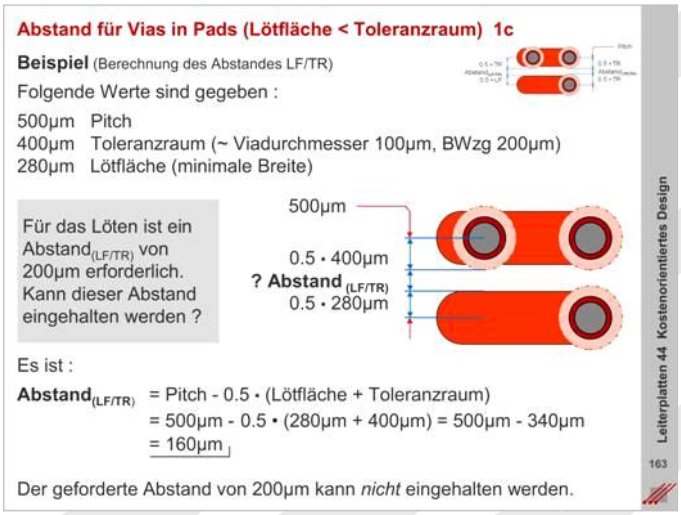
Fehler (→ Retuschiert Wi) ☒ Grenzwertig aber in Ordnung ☑

Problem In der gerne zitierten IPC-A600 ist die fehlerhafte Variante für Class 2 freigegeben. Der reduzierte Sicherheitsabstand auf den Powerplanes von Multilayern wird in der Richtlinie nicht berücksichtigt.

Leiterplatten 44 Kostenorientiertes Design 157

Design-Regelwerke

Interpretation der Verbindlichkeit international üblicher Regelwerke vor dem Hintergrund der sich entwickelnden Technologie für die Produktion von Leiterplatten und Baugruppen.
Erforderliche Anpassungen an die aktuellen Regeln der Hersteller.



Abstand für Vias in Pads (Lötfläche < Toleranzraum) 1c

Beispiel (Berechnung des Abstandes LF/TR)

Folgende Werte sind gegeben :

500µm Pitch
400µm Toleranzraum (~ Viadurchmesser 100µm, BWzg 200µm)
280µm Lötfläche (minimale Breite)

Für das Löten ist ein Abstand$_{(LF/TR)}$ von 200µm erforderlich. Kann dieser Abstand eingehalten werden ?

500µm
0.5 • 400µm
? **Abstand** $_{(LF/TR)}$
0.5 • 280µm

Es ist :

Abstand$_{(LF/TR)}$ = Pitch - 0.5 • (Lötfläche + Toleranzraum)
= 500µm - 0.5 • (280µm + 400µm) = 500µm - 340µm
= 160µm

Der geforderte Abstand von 200µm kann *nicht* eingehalten werden.

Leiterplatten 44 Kostenorientiertes Design 163

Lötflächen

Abgleich der Regeln für den Design-Rule-Check am CAD-System mit den Regeln für die Bestückung von Leiterplatten.
Erweiterung der Vorgaben für das Routing von Vias in SMD-Flächen unter Beachtung der Toleranzen für den Lotpastendruck.

Bewertung der Fertigungsschritte : Leiterplattenfertigung

Kostenreferenz (Fertigungsschritte)

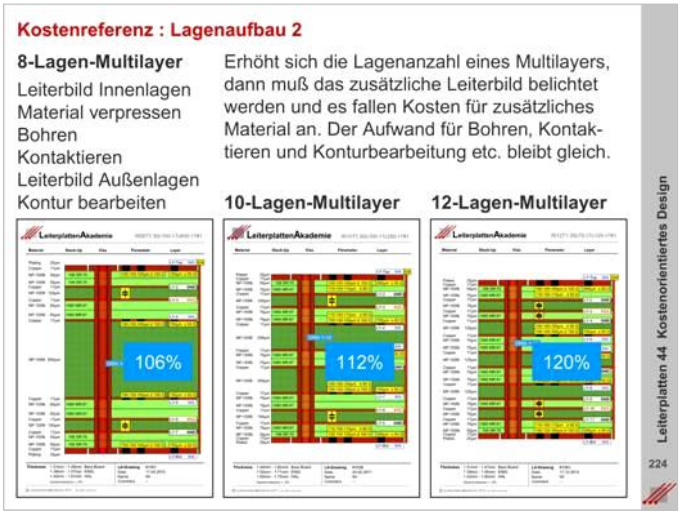
Die Kosten orientieren sich zu zirka 20% an der individuellen Leiterplatte und zu zirka 80% am pauschalen Produktionsnutzen.

Arbeitsschritt	Leiterplatte	Produktionsnutzen
Materialausgabe		●
BuriedVias bohren	●	
Kontaktieren (BuriedVias)		●
Laminieren		●
Leiterbildbelichtung (innen)		●
Verpressen/Verkleben		●
dk-/THD-Bohren	●	
Laservias	●	
Lötstopdruck		●
Bestückungsdruck, Viadruck		●
Endoberfläche		●
Elektronische Prüfung	●	
Impedanztest		●
Kontur bearbeiten	●	

Leiterplatten 44 Kostenorientiertes Design 199

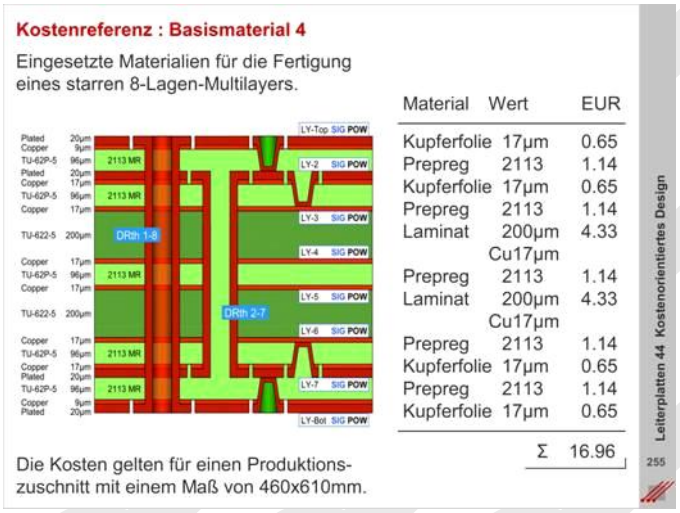
Kosten der Leiterplatte

Zuordnung der Kosten für die Produktion von Leiterplatten in Abhängigkeit von den durchzuführenden Arbeitsschritten.
Pauschale Kosten mit Referenz auf den Produktionsnutzen. Individuelle Kosten mit Referenz auf die Eigenschaften der Leiterplatte.



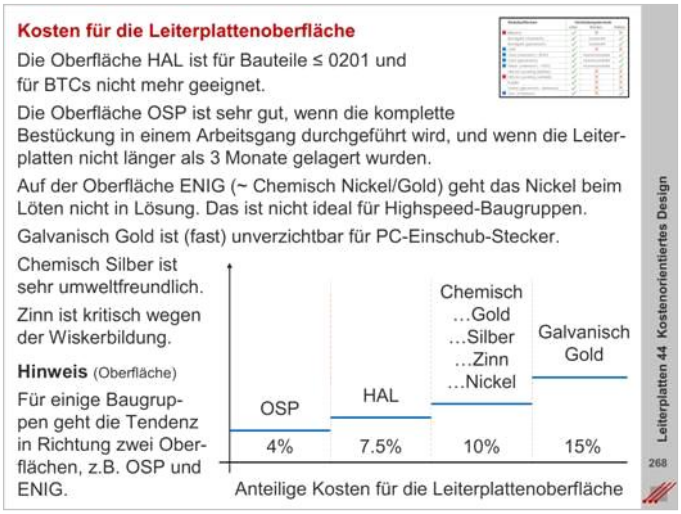
Lagenaufbau

Zuordnung der Kosten für die Fertigung von Leiterplatten.
Zu-/Abschläge mit Bezug auf die Leiterplattenklassen Starr, Flexibel oder Starrflexibel.
Einfluß der Lagenanzahl.



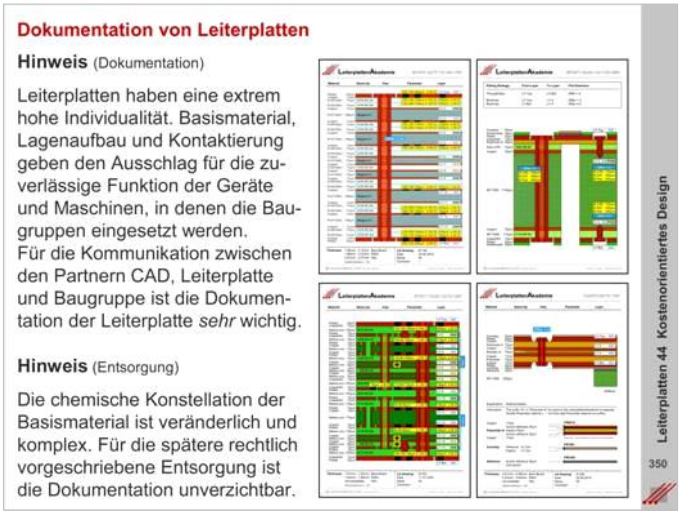
Basismaterial

Abschätzung der Komplexität eines Multilayers in Abhängigkeit von der Kontaktierungsstrategie.
Festlegung des benötigten Basismaterials für einen Lagenaufbau.
Berücksichtigung der thermischen Belastbarkeit einer Baugruppe mit Bezug auf die Fertigungseinflüsse.



Oberflächen

Eine Übersicht zu den Kosten für die Oberfläche von Leiterplatten.
Einschränkungen für die Routingoptionen auf Leiterplatten für Highspeed-Anwendungen.
Lötqualität und thermische Stabilität von Oberflächen.



Dokumentation von Leiterplatten

Hinweis (Dokumentation)

Leiterplatten haben eine extrem hohe Individualität. Basismaterial, Lagenaufbau und Kontaktierung geben den Ausschlag für die zuverlässige Funktion der Geräte und Maschinen, in denen die Baugruppen eingesetzt werden.
Für die Kommunikation zwischen den Partnern CAD, Leiterplatte und Baugruppe ist die Dokumentation der Leiterplatte *sehr* wichtig.

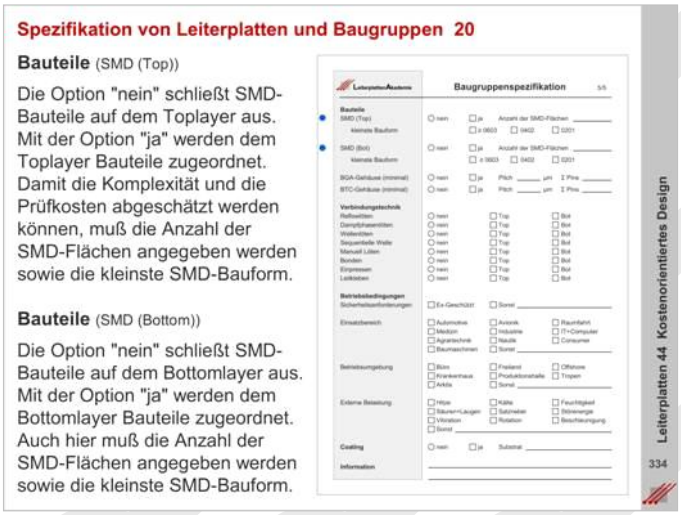
Hinweis (Entsorgung)

Die chemische Konstellation der Basismaterial ist veränderlich und komplex. Für die spätere rechtlich vorgeschriebene Entsorgung ist die Dokumentation unverzichtbar.

Leiterplatten 44 Kostenorientiertes Design 350

Leiterplattenvarianten

Logistik für die Individualisierung und Dokumentation von Leiterplatten.
Die mögliche und notwendige Einbindung der eingesetzten Basismaterialien in die Datenbank des CAD-Systems.



Spezifikation von Leiterplatten und Baugruppen 20

Bauteile (SMD (Top))

Die Option "nein" schließt SMD-Bauteile auf dem Toplayer aus. Mit der Option "ja" werden dem Toplayer Bauteile zugeordnet. Damit die Komplexität und die Prüfkosten abgeschätzt werden können, muß die Anzahl der SMD-Flächen angegeben werden sowie die kleinste SMD-Bauform.

Bauteile (SMD (Bottom))

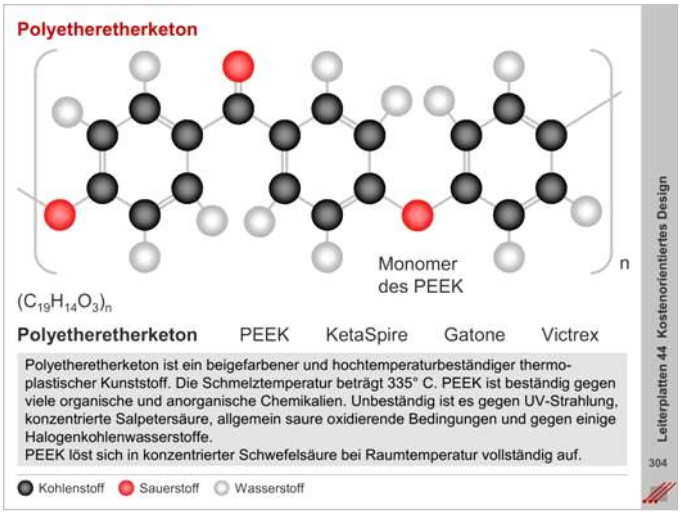
Die Option "nein" schließt SMD-Bauteile auf dem Bottomlayer aus. Mit der Option "ja" werden dem Bottomlayer Bauteile zugeordnet. Auch hier muß die Anzahl der SMD-Flächen angegeben werden sowie die kleinste SMD-Bauform.

Baugruppenspezifikation

Leiterplatten 44 Kostenorientiertes Design 334

Spezifikation

Spezifikation der Leiterplatte unter ergänzender Berücksichtigung der Anforderungen an die Produktion der Baugruppe.



Chemie

Ein (kurzer) Einblick in die Chemie von Basismaterialien.
Anforderungen an das Dielektrikum von Leiterplatten. Einschränkungen seitens RoHs und notwendige Vorgaben für die spätere Entsorgung gemäß WEEE und weiterer rechtlicher Vorgaben.

Baugruppenproduktion

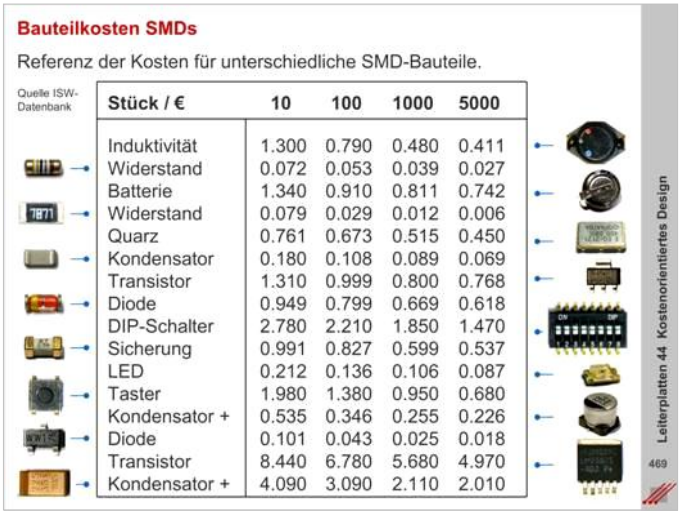
Eine Übersicht zu der Anlagentechnologie für die Produktion elektromechanischer Baugruppen.
Erläuterung des Prozeßablaufs.
Vorgaben für die Bestückung von THDs und/oder SMDs.
Wellen- und Reflowlöten, Bonden und Einpressen.

Bauteile

Lagerung, Transport und Vorbereitung der Bestückung von THD- und SMD-Komponenten.
Eine Einsicht in die Vielfalt von Bauformen. Bewertung der Qualität der Lötergebnisse im Zusammenhang mit der Definition der Padstacks in der CAD-Bibliothek.

AVT und Repair

Strategien für die Aufbau- und Verbindungstechnologie elektromechanischer Komponenten auf Leiterplatten.
Ursachen für fehlerhafte Lötverbindungen und/oder Lotperlen.
Vorgaben für die korrekte Reparatur von Baugruppen.



Bauteilkosten SMDs

Referenz der Kosten für unterschiedliche SMD-Bauteile.

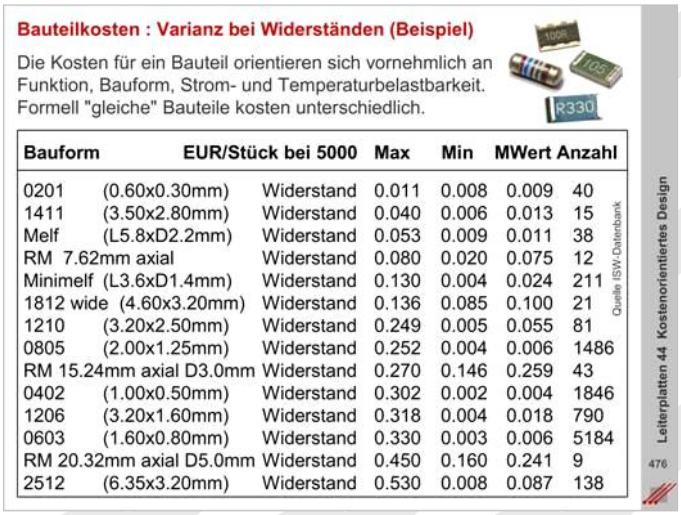
Quelle ISW-Datenbank

Stück / €	10	100	1000	5000
Induktivität	1.300	0.790	0.480	0.411
Widerstand	0.072	0.053	0.039	0.027
Batterie	1.340	0.910	0.811	0.742
Widerstand	0.079	0.029	0.012	0.006
Quarz	0.761	0.673	0.515	0.450
Kondensator	0.180	0.108	0.089	0.069
Transistor	1.310	0.999	0.800	0.768
Diode	0.949	0.799	0.669	0.618
DIP-Schalter	2.780	2.210	1.850	1.470
Sicherung	0.991	0.827	0.599	0.537
LED	0.212	0.136	0.106	0.087
Taster	1.980	1.380	0.950	0.680
Kondensator +	0.535	0.346	0.255	0.226
Diode	0.101	0.043	0.025	0.018
Transistor	8.440	6.780	5.680	4.970
Kondensator +	4.090	3.090	2.110	2.010

Leiterplatten 44 Kostenorientiertes Design 469

Bauteilkosten

Übersicht zu ausgewählten SMD-Komponenten. Vergleich der Bauteilkosten nach Funktion und Bauform.
Preisgestaltung in Abhängigkeit von der Stückzahl.
Liefervarianten Stange, Rolle, Tray.



Bauteilkosten : Varianz bei Widerständen (Beispiel)

Die Kosten für ein Bauteil orientieren sich vornehmlich an Funktion, Bauform, Strom- und Temperaturbelastbarkeit. Formell "gleiche" Bauteile kosten unterschiedlich.

Bauform		EUR/Stück bei 5000	Max	Min	MWert	Anzahl
0201	(0.60x0.30mm)	Widerstand	0.011	0.008	0.009	40
1411	(3.50x2.80mm)	Widerstand	0.040	0.006	0.013	15
Melf	(L5.8xD2.2mm)	Widerstand	0.053	0.009	0.011	38
RM 7.62mm axial		Widerstand	0.080	0.020	0.075	12
Minimelf	(L3.6xD1.4mm)	Widerstand	0.130	0.004	0.024	211
1812 wide	(4.60x3.20mm)	Widerstand	0.136	0.085	0.100	21
1210	(3.20x2.50mm)	Widerstand	0.249	0.005	0.055	81
0805	(2.00x1.25mm)	Widerstand	0.252	0.004	0.006	1486
RM 15.24mm axial D3.0mm		Widerstand	0.270	0.146	0.259	43
0402	(1.00x0.50mm)	Widerstand	0.302	0.002	0.004	1846
1206	(3.20x1.60mm)	Widerstand	0.318	0.004	0.018	790
0603	(1.60x0.80mm)	Widerstand	0.330	0.003	0.006	5184
RM 20.32mm axial D5.0mm		Widerstand	0.450	0.160	0.241	9
2512	(6.35x3.20mm)	Widerstand	0.530	0.008	0.087	138

Quelle ISW-Datenbank

Leiterplatten 44 Kostenorientiertes Design 476

Bauteilkosten

Bauteilkosten für die Standardkomponenten Widersand, Diode und Kondensator mit Referenz zum Bauteilgehäuse.
Maximal-, Minimal- und Mittelwerte.

Kostenabschätzung 2

Informationen zum Zeitpunkt des CAD-Layouts

+ BOM (Bauteilliste, Bill of Material)
+ Spezifikation der Leiterplatte (Basismaterial, Tg, RoHs,...)
+ Technische Zeichnung (Leiterplatte)
+ Gerber-Daten (Leiterbilder für die Produktion der LP)
+ Excellon-/Sieb&Meyer-Daten (Bohren, Fräsen, Lasern, Ritzen)
+ Bestückungspläne (Vorbereitung der Baugruppenproduktion)
+ Bestückungsfiles (Data zur Automatenbestückung)

Informationen zum Zeitpunkt der Leiterplattenfertigung

+ Lagenaufbau als Dokument (i.e. Multilayerbauplan)
+ Leiterplattenspezifikation (Basismaterialreferenz)
+ Musterrückstellung (Leiterplatte)

Leiterplatten 44 Kostenorientiertes Design 484

Kostenabschätzung

Im Vorfeld eines Projektes die Abschätzung der Gesamtkosten für eine Leiterplatte und/oder eine Baugruppe auf der Basis der Informationen im Schaltplan und/oder im CAD-Layout.
Möglichkeiten einer aussagefähigen Expertise.

Ihr Referent

Arnold Wiemers Seit 1980 selbstständig als Softwareentwickler für die Kalkulation, den Fertigungsablauf und die Fertigungsleitsteuerung von Leiterplatten.

Ab 1983 angestellter Geschäftsführer für den Fachbereich CAD der ILFA GmbH, Aufbau der CAM in den 1990er Jahren und ab 2000 Technologieberatung für komplexe Leiterplatten.

Seit 2009 Mitinhaber und Technischer Direktor der LA-LeiterplattenAkademie GmbH mit Sitz in Berlin.

Diverse Fachveröffentlichungen. Referent für Seminare, Konferenzvorträge und Workshops zum Thema Leiterplattentechnologie (MFT, MPS, Impedanz, Multilayersysteme, Designregeln, Gerber, LP2010).
Mitarbeit am Schulungskonzept der entsprechenden Fachverbände.
Vom IPC zertifizierter CID, CID+, CIS 6012, Tutor und Trainer. ZED.
Aktives Mitglied im AK-Design des ZVEI.
Förderung der Ausbildung an Berufs-, Fach- und Hochschulen.

Die LeiterplattenAkademie

Die Sicherung des Standortes Deutschland in Europa und der Erhalt der internationalen Wettbewerbsfähigkeit setzt sowohl die systematische als auch die kontinuierliche Qualifikation der Mitarbeiter/innen eines Unternehmens voraus.

Die wirtschaftliche Leistungsfähigkeit einer Industriegesellschaft und ihre technologische Kompetenz am Weltmarkt wird (auch) durch die Qualität ihrer Elektronikprodukte bestimmt.

Das erfordert eine fachlich hochwertige Aus- und Weiterbildung.

Die zentrale Aufgabe der LeiterplattenAkademie ist, das Fachwissen aus den Bereichen der Schaltungsentwicklung, des CAD-Designs, der CAM-Bearbeitung, der Leiterplattentechnologie und der Baugruppenproduktion in Seminaren, Workshops und Tutorials zu vermitteln.

Seminare und Teilnahmegebühren

Das 2-tägige Seminar wird als freies Seminar durchgeführt, kann für Konferenzen gebucht werden und steht Ihnen auch als InHouse-Seminar zur Verfügung. Wir schulen in Deutschland, Österreich und der Schweiz.

Freies Seminar

Die Durchführung liegt bei der LeiterplattenAkademie. Wir informieren Sie über die Termine unserer Seminare via Mailing, eMail, Internet oder die Fachpresse.

Präsenz-Seminar: 890,00 € zzgl. MwSt. pro Person. Enthalten sind ausführliche Seminarunterlagen, das Teilnahmezertifikat, Mittagessen und Getränke.

Online-Seminar: 810,00 € zzgl. MwSt. pro Person. Enthalten sind ausführliche Seminarunterlagen und das Teilnahmezertifikat.

InHouse: Unser Seminar in Ihrem Haus

Das Seminar/Tutorial wird auch InHouse referiert. Sie sparen Teilnahmegebühren sowie Reise- und Übernachtungskosten. Für pauschal 3.800,00 € zzgl. MwSt. liefern wir Ihnen unseren Referenten "frei Haus".

Online steht Ihnen unser Referent für dieses 2-Tage-Seminar für 2.700,00 € zzgl. MwSt. zur Verfügung.

Eine individuelle Themengestaltung mit firmentypischen Schwerpunkten ist selbstverständlich möglich. Bitte stimmen Sie sich mit uns ab.

Wir bieten Ihnen 15% Rabatt für InHouse-Seminare in den Monaten Juli und August.

Die LeiterplattenAkademie

Die LA - LeiterplattenAkademie GmbH ist eine Schulungs- und Weiterbildungseinrichtung für die Fachbereiche

Schaltungsentwicklung

CAD-Design

CAM-Bearbeitung

Leiterplattentechnologie

Baugruppenproduktion

Die Akademie versteht sich als Partner für öffentliche Einrichtungen und Unternehmen der Wirtschaft, die in vergleichbaren Feldern engagiert sind.

LA - LeiterplattenAkademie GmbH
Schlesische Str. 12
10997 Berlin

Telefon	(030) 34 35 18 99
eMail	info@leiterplattenakademie.de
Internet	www.leiterplattenakademie.de