LeiterplattenAkademie

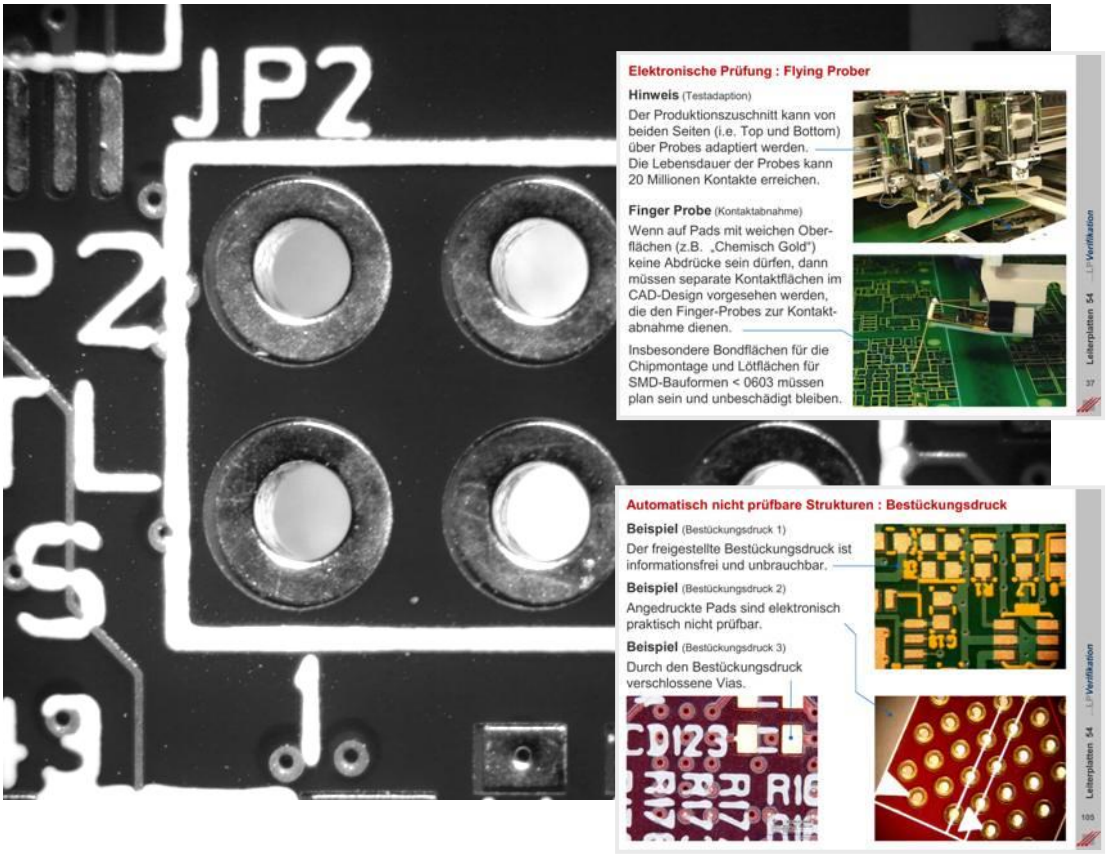
Arnold Wiemers

Seminar und Tutorial

Leiterplatten 54

…LP*Verifikation*

Strategien, Vorgaben und Möglichkeiten für die Verifikation von unbestückten Leiterplatten



Wer wird mit dem Seminar "Leiterplatten 54 …LP*Verifikation*" angesprochen ?

Das Halbtagsseminar informiert über die Prüfverfahren, die während der Produktion von Leiterplatten zum Einsatz kommen können.

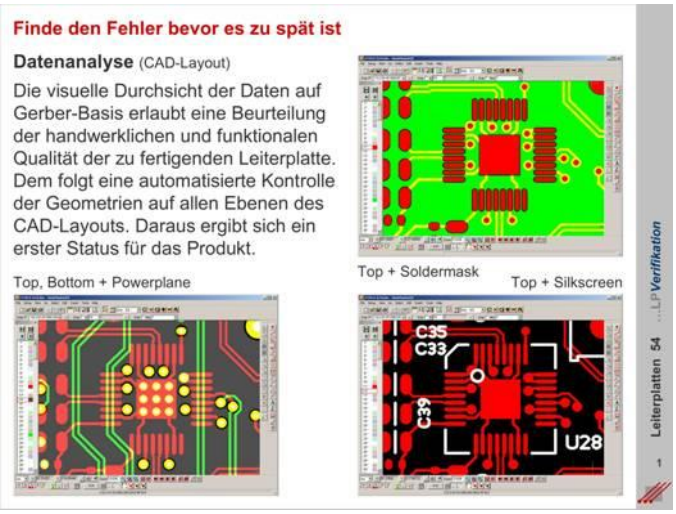
Zu den offensichtlichen mechanischen Eigenschaften einer Leiterplatte gehören Längen, Breiten und Dicken sowie die Bohrdurchmesser der THT-Bohrungen und der Vias. Falls erforderlich, können physikalische Parameter gemessen werden. Dies betrifft zur Zeit hauptsächlich die Impedanz von Signalleiterbahnen.
Die Analyse von Schliffbilder erlaubt Expertisen zum inneren Aufbau von Multilayern und zu Schichtdicken in der Hülse.
Die Verifikation der Qualität einer Leiterplatte sichert die Zuverlässigkeit und die Funktion der elektronischen Baugruppe weitestgehend ab.

Für ***CAD-Designer/innen*** sind die nachprüfbaren Eigenschaften einer Leiterplatte eine Leitlinie für die Spezifikation eines Layouts respektive einer Leiterplatte.

"**Leiterplatten 54** …LP*Verifikation*" erläutert die Komplexität und die Aussgagekraft der Tests, die auf einer Leiterplatte zum Einsatz kommen. Üblicherweise sind niemals alle Eigenschaften einer Leiterplatte mit automatischen Systemen prüfbar. In der Praxis gibt es also keine Prüfung, die für sich alle Qualitäten erfassen kann. Es ist stets ein Prüfszenario erforderlich, das die individuellen Eigenschaften einer Leiterplatte möglichst vollständig erfaßt.

Das Seminar ist auch für *Mitarbeiter/innen in den Bereichen* ***CAM, Qualitätsmanagement*** *sowie* ***WAK*** *und* ***WEK*** von Bedeutung, weil es das Verständnis für automatisch prüfbare und nicht prüfbare Anforderungen erläutert. Individuelle Informationen in dynamischen Fertigungsaufträgen können diese Lücken schließen.
Es fördert damit auch das partnerschaftliche Miteinander auf der Linie "CAD - CAM - Leiterplatte - Baugruppe".

Die Darstellung der Themen ist interessant für alle ***Entscheidungsträger im Bereich Design und Leiterplatte***, deren Aufgabe es ist, das Produkt "Baugruppe" führend und beratend zu begleiten.



Datenanalyse

Durchsicht der Daten, die der Post-prozeß des CAD-Systems an die CAM des Leiterplattenherstellers liefert.
Prüfung auf Vollständigkeit und fachliche Umsetzbarkeit.
Fehlerquellen und Mängel in der Datenübergabe.

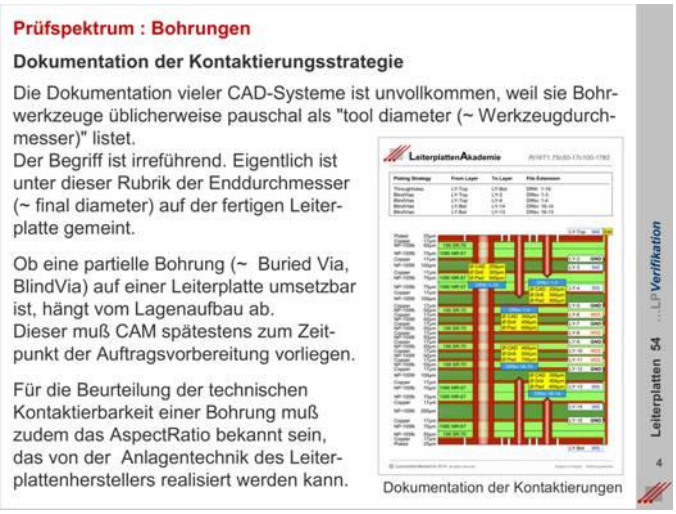
Prüfspektrum

Einordnung der zu prüfenden Qualitäten in ein möglichst komplettes Prüfspektrum für die Verifikation von Leiterplatten.

Definition der Wertigkeiten Leiter-bild, Mechanik und Dokumentation.

Leiterbilder

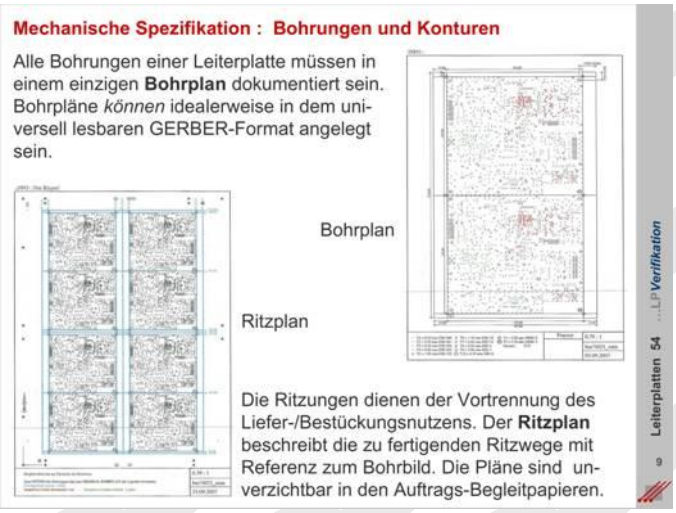
Bewertung der Leiterbilder auf einer Leiterplatte für die zuverlässige Pro-duktion der späteren Baugruppe.
Ätzfehler und Transportschäden als qualitativer Mangel für die Lötbarkeit einer Leiterplatte.
Strategien für die Verifikation von Leiterbildern.



Kontaktierung (Dokumentation)

Dokumentation der Bohrstrategie als Voraussetzung für die Produktionsplanung und die systematische Verifikation von Leiterplatten.

Interpretation der Begrifflichkeiten zur Dokumentenlenkung und zur Syntax der Produktionsdaten.

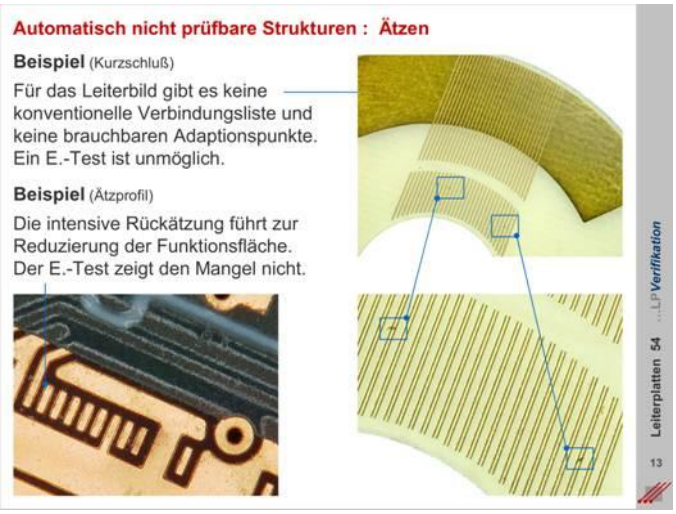


Bohr- und Maßpläne

Beschreibung von Bohrungen und Bohrwerkzeugen für die vergleichende Prüfung von Leiterplatteneigenschaften während der Leiterplattenproduktion.
Allgemeine Vorgaben für die Maßangaben zu Geometrien von Leiterplatten.

AOI

Einsatz der automatisch-optischen Inspektion (AOI) von geometrischen Strukturen auf den Layern von Leiterplatten.
Erkennbare und nicht erkennbare Fehlerquellen während der Ausprägung des Leiterbildes.



Ätzen

Automatisch nicht prüfbare Leiterbildstrukturen auf Leiterplatten. Elektronisch nicht erkennbare Fehler.

Nicht detektierbare Abweichungen vom Leiterbildquerschnitt durch die Rückätzung.

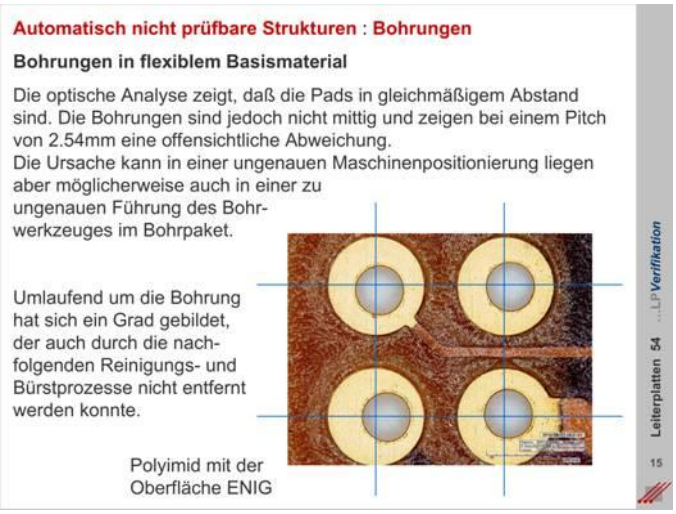
Oberfläche

Benetzungsfehler auf der Kupferoberfläche von Leiterplatten.
Nur optisch erkennbare Mängel in der Beschichtung.

Eingeschränkte elektrische Leitfähigkeit und Lötfähigkeit von Oberflächen.

HF-Geometrien

Grundstrategien der elektronischen Prüfung.
Optisch nicht vollständig prüfbare Geometrien bei HF-Schaltungen.
Adaptierung von Netzpunkten.
Datatransfer von Verbindungen.
Funktionale Geometrien.



Bohrpositionierung

Passgenauigkeit von Bohrungen zu Leiterbildstrukturen.

Gründe für den Versatz zwischen Bild und Mechanik. Allgemein noch akzeptable Toleranzen.

Vermessung von Bohrpositionen.

Bohrhülsen

Möglichkeiten der Inspektion der Hülsen von THT-Bohrungen und Vias.

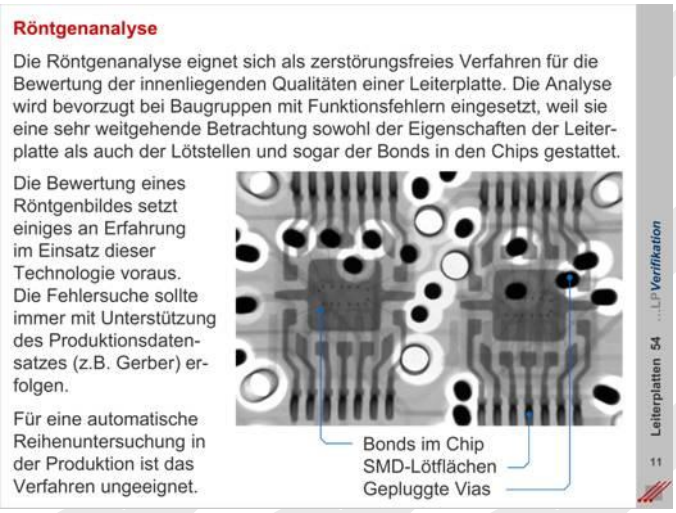
Erkennbarkeit von Fehlbelegungen hinsichtlich der Kupferdicke und der galvanischen Oberfläche von Bohrhülsen.

Drucke

Analyse der umlaufenden Freistellung von Lötstopdrucken zu SMD-Lötflächen. Prüfung auf korrekt freigestellte Lötflächen.
Verifikation von Via-, Carbon- und Abziehlackdrucken auf Leiterplatten.
Beurteilung der Qualität von Viadruck und Pluggingverfahren.

IST-Test

Impedanzmessungen als Mittel für die Qualitätsbeurteilung von Multilayern. Erkennbarkeit von Mikrodelaminationen bei Multilayern durch den IST-Test.
Verifikation von Testergebnissen durch die Interpretation von Schliffbildern.



Röntgen

Röntgeninspektion von Multilayern in dreidimensionaler Qualität.
Bewertung von Lötflächen, Bonds in Chips und der Kupferdicke von THT-Bohrungen.

Vermessen der Paßgenauigkeit der einzelnen Lagen eines Multilayers.

Kantenmetallisierung

Optisch interpretierbare Qualitäten hinsichtlich der Metallisierungen an der Kante von Leiterplatten.
Prüfung der Stabilität von Kantenmetallisierungen.
Zusammenhang zwischen Endoberfläche und Materialausdehnung.

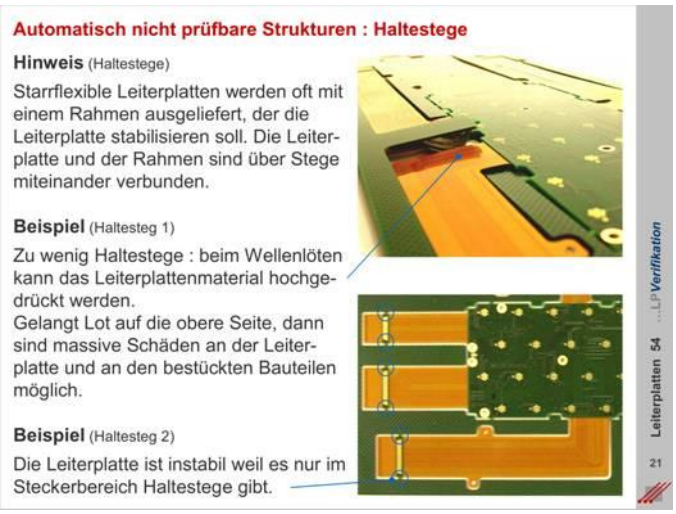
Konturbearbeitung

Automatisch nicht prüfbare Geometrien. Fehlpositionierung von Sollbruchstellen.
Mögliche Kurzschlüsse durch das Anfasen von Steckerleisten.
Layoutgeometrien als Fehlerquelle für mechanische Mängel auf Leiterplatten.

Bauteilmontage

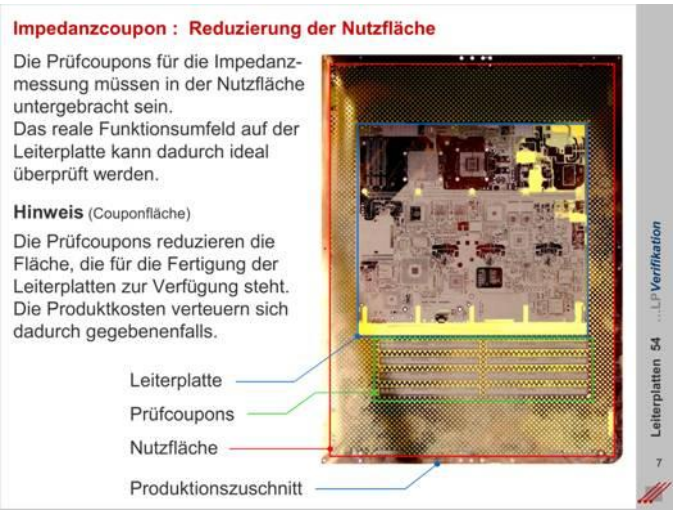
Das Einpressen von hochpoligen Steckern und Hochstromkontakten bewerten können.

Untersuchen der Flächen für das direkte Bonden von ICs auf Leiterplatten.



Nutzenstege

Vermessen und bewerten der Positionierung von Nutzenstegen.
Diskrete Analyse der Abstände auf starren und starrflexiblen Multilayern in Abhängigkeit von der Geometrie der Leiterplatten.
Stegbreiten, Freistellungen und mechanische Stabilität.

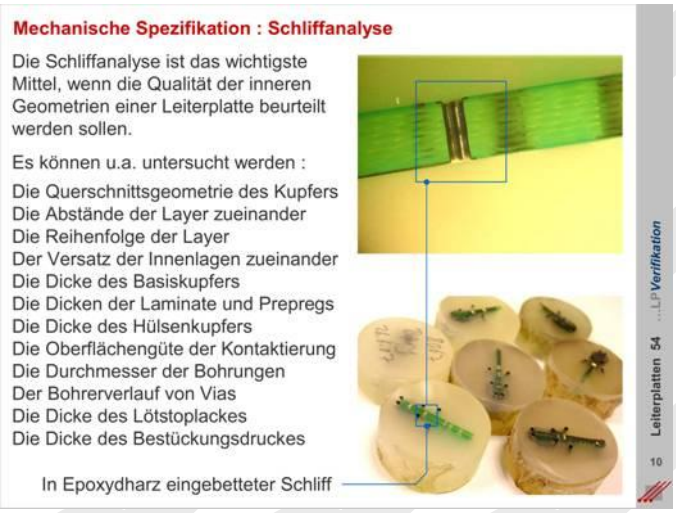


Impedanz

Verfahren für die Messung von Impedanzen und Definition des Meßbereiches.

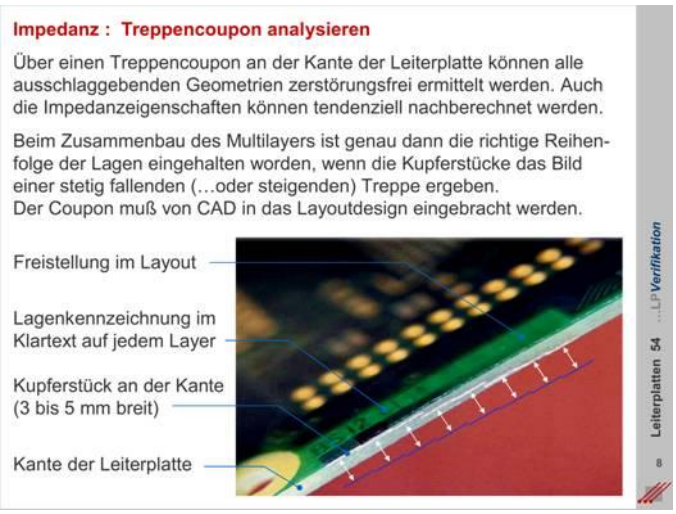
Impedanzcoupons auf Leiterplatten.

Impedanzvarianten. Prüfprotokolle.



Schliffe

Verifikation mechanischer Eigenschaften von Multilayern über die Interpretation von Schliffbildern. Optionen der Leiterplattenanalyse auf der Basis von Feinschliffen. Kontrolle und Rückannotation zur Fertigung in der Produktion von Leiterplatten und Baugruppen.



Lagenaufbaucoupon

Zerstörungsfreie und delegierbare Prüfung des Aufbaus eines Multilayers mit einem Treppencoupon bzw. eines Treppencoupons.

Verifizierung der Lagenreihenfolge, der Lagenabstände und der Kupferdicken in einem Multilayer.

Ihr Referent

Arnold Wiemers Seit 1980 selbstständig als Softwareentwickler für die Kalkulation, den Fertigungsablauf und die Fertigungsleitsteuerung von Leiterplatten.

Ab 1983 angestellter Geschäftsführer für den Fachbereich CAD der ILFA GmbH, Aufbau der CAM in den 1990er Jahren und ab 2000 Technologieberatung für komplexe Leiterplatten.

Seit 2009 Mitinhaber und Technischer Direktor der LA-LeiterplattenAkademie GmbH mit Sitz in Berlin.

Diverse Fachveröffentlichungen. Referent für Seminare, Konferenzvorträge und Workshops zum Thema Leiterplattentechnologie (MFT, MPS, Impedanz, Multilayersysteme, Designregeln, Gerber, LP2010).
Mitarbeit am Schulungskonzept der entsprechenden Fachverbände.
Vom IPC zertifizierter CID, CID+, CIS 6012, Tutor und Trainer. ZED.
Aktives Mitglied im AK-Design des ZVEI.
Förderung der Ausbildung an Berufs-, Fach- und Hochschulen.

Die LeiterplattenAkademie

Die Sicherung des Standortes Deutschland in Europa und der Erhalt der internationalen Wettbewerbsfähigkeit setzt sowohl die systematische als auch die kontinuierliche Qualifikation der Mitarbeiter/innen eines Unternehmens voraus.

Die wirtschaftliche Leistungsfähigkeit einer Industriegesellschaft und ihre technologische Kompetenz am Weltmarkt wird (auch) durch die Qualität ihrer Elektronikprodukte bestimmt.

Das erfordert eine fachlich hochwertige Aus- und Weiterbildung.

Die zentrale Aufgabe der LeiterplattenAkademie ist, das Fachwissen aus den Bereichen der Schaltungsentwicklung, des CAD-Designs, der CAM-Bearbeitung, der Leiterplattentechnologie und der Baugruppenproduktion in Seminaren, Workshops und Tutorials zu vermitteln.

Seminare und Teilnahmegebühren

Das Seminar wird derzeit in der Kombination

> Leiterplatten 37 ...Impedanzdefinierte Leiterplatten: Analyse und Charakteristik von Impedanzen auf Leiterplatten
>
> Leiterplatten 24 ...Chemische Prozesse in der LP-Fertigung
>
> Leiterplatten 50 ...Basismaterial: Eigenschaften von Basismaterialien für die Produktion von starren, flexiblen und starrflexiblen Leiterplatten
>
> Leiterplatten 54 …LeiterplattenVerifikation: Strategien, Vorgaben und Möglichkeiten für die Verifikation von unbestückten Leiterplatten

als 2-Tages-Seminar unter dem Namen "Leiterplatten-Spezialwissen" durchgeführt.

Gebühren

Präsenz-Seminar: 890,00 € zzgl. MwSt. pro Person. Enthalten sind ausführliche Seminarunterlagen, das Teilnahmezertifikat, Mittagessen und Getränke.

Online-Seminar: 810,00 € zzgl. MwSt. pro Person. Enthalten sind ausführliche Seminarunterlagen und das Teilnahmezertifikat.

InHouse: Unser Seminar in Ihrem Haus

Für InHouse-Schulungen gestalten wir Ihnen gerne ein individuelles Angebot.

Wir freuen uns auf Ihre Anfrage an inhouse@leiterplattenakademie.de

LeiterplattenAkademie

Die LeiterplattenAkademie

Die LA - LeiterplattenAkademie GmbH ist eine Schulungs- und Weiterbildungseinrichtung für die Fachbereiche

Schaltungsentwicklung

CAD-Design

CAM-Bearbeitung

Leiterplattentechnologie

Baugruppenproduktion

Die Akademie versteht sich als Partner für öffentliche Einrichtungen und Unternehmen der Wirtschaft, die in vergleichbaren Feldern engagiert sind.

LA - LeiterplattenAkademie GmbH
Schlesische Str. 12
10997 Berlin

Telefon	(030) 34 35 18 99
eMail	info@leiterplattenakademie.de
Internet	www.leiterplattenakademie.de