Kathrin Fechner
Arnold Wiemers

Die Leiterplatte 2015…

…anläßlich des 25jährigen Jubiläums der Firma TAUBE ELECTRONIC GmbH

LeiterplattenAkademie

Revisionsstand 17.05.2011

Der Anfang von Allem

Wie alles begann…

Ohne Elektronik ist Alles Nichts.

Wir sind längst verwöhnt von den Bequemlichkeiten, mit denen uns die Vielzahl der kleinen elektronischen Helfer den Alltag gestalten.

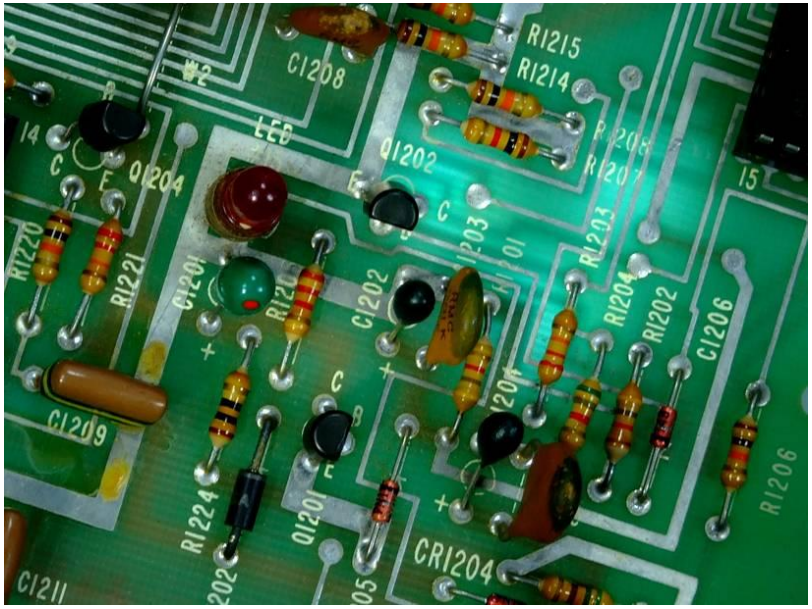
Ob das Universum *wirklich* jemals einen Anfang hatte, wird wohl mit Sicherheit nie beantwortet werden.

Bei elektronischen Baugruppen ist das einfacher. Irgendwann in der Zeit zwischen 1926 und 1958 wurde die Leiterplatte erfunden. Die bis dato freie Verdrahtung von Komponenten auf Lötbänken wird auf die Leiterplatte verlegt.

Die aufregende Geschichte der Baugruppentechnologie beginnt.

1960

1970



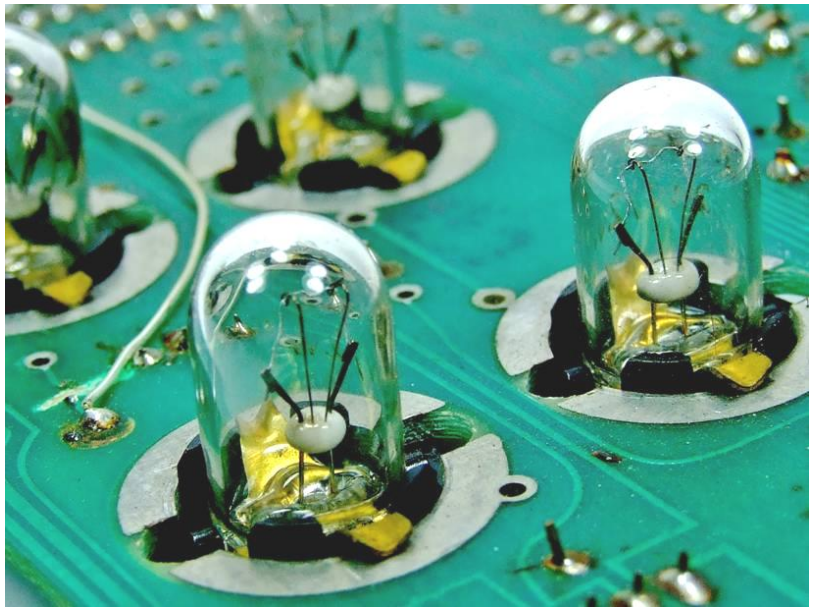
…und wie es weiterging…

Die elektronische Evolution beginnt in den 70er Jahren. Computer sind zwar teuer, aber zunehmend verfügbar. CAD-Software für die Konstruktion elektronischer Baugruppen entsteht.

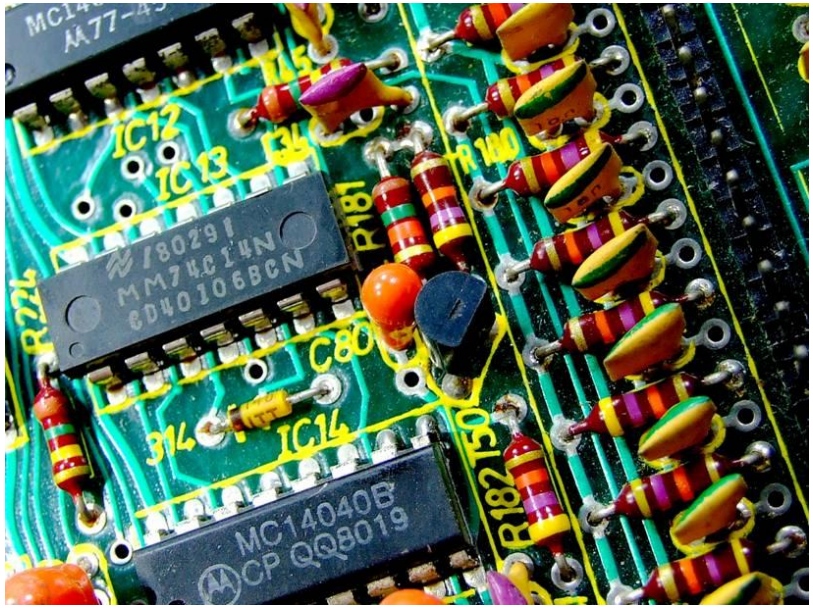
Ab Mitte der 80er Jahre ist die Elektronik nicht mehr aufzuhalten.

Hinter den Kulissen hat das Schicksal die Weichen bereits gestellt :

In Berlin entscheidet sich Rainer T., die Produktion elektronischer Baugruppen aufzunehmen. In Graz beschäftigt sich Gerhard E. mit dem Mysterium elektromagnetischer Felder. In Hannover lernt Arnold W. die Geheimnisse der Fertigung von Leiterplatten kennen.



1980

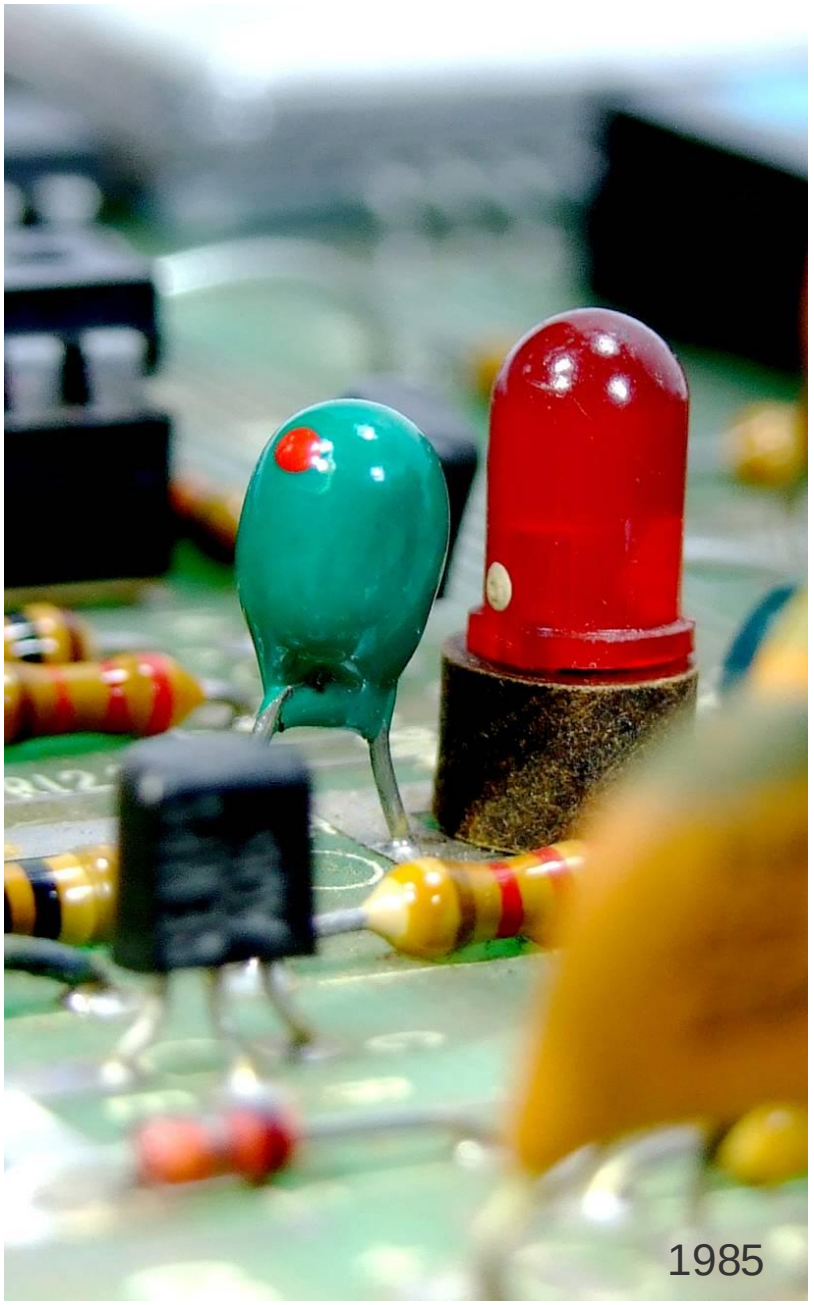


…und was dann geschah…

Zu dem Zeitpunkt ist die Baugruppen-technologie noch in den Anfängen.

Zweifelsfrei darf deshalb das junge Unternehmen TAUBE ELECTRONIC zu den Pionieren gezählt werden. Engagierte Männer und Frauen, die der Zukunft selbstbewußt entgegen-sehen, *die* Generation also, die noch weiß, an welchem Ende der Lötkolben heiß wird.

Die nachfolgenden Jahre sind geprägt von einer Aufbruch- und Gründerstim-mung.
Die SMD-Technologie etabliert sich.
In Skandinavien werden Fotoapparate erfunden, mit denen man auch tele-fonieren kann.
BGAs werden in Serie produziert.

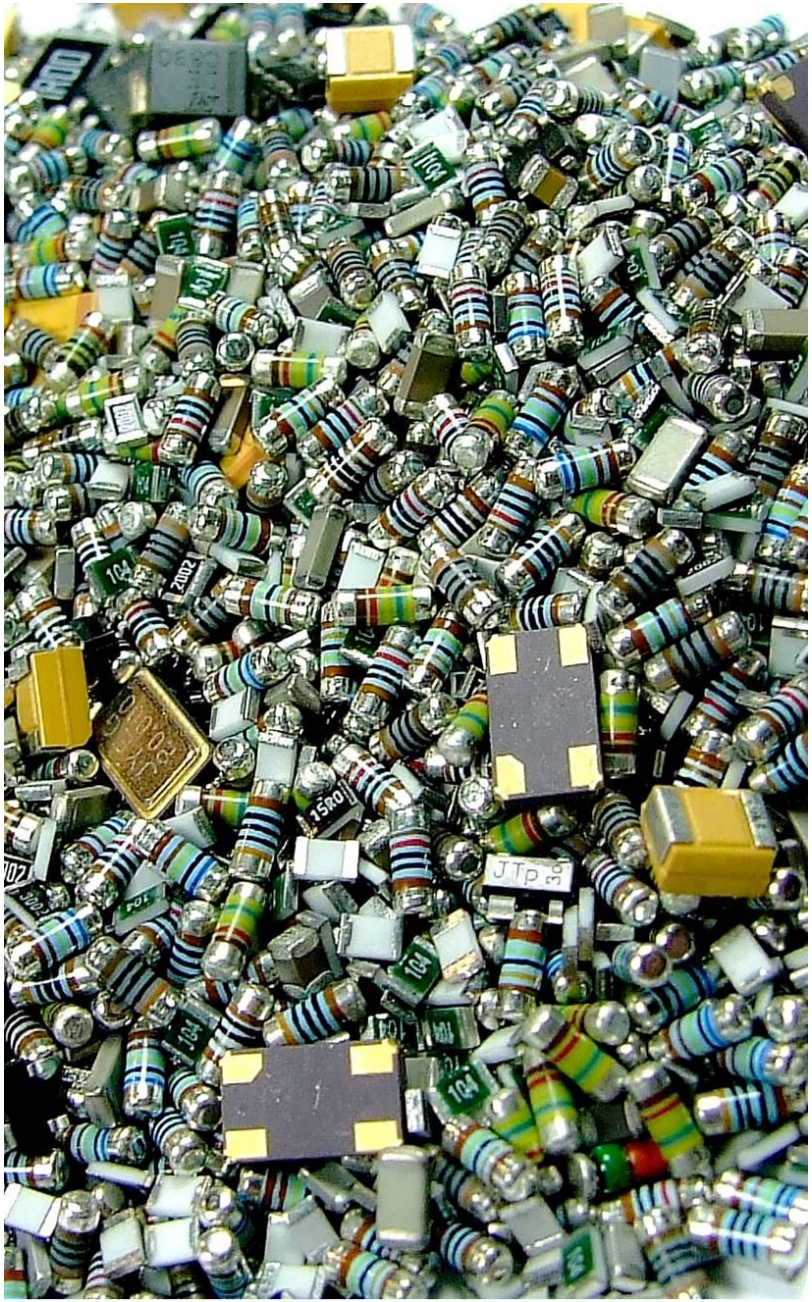


…und wie es dann doch zum Chaos kam…

Das 21. Jahrhundert bricht an. Alles wird elektronisch und überall um uns herum beginnt es zu leuchten.

Doch das Licht wirft auch Schatten. Die Elektronik wird dominant. Die Abhängigkeit der Menschen von der Elektronik nimmt dramatisch zu. Unerklärliche Fehlfunktionen lassen Kommunikationsnetze zusammenbrechen. Kraftfahrzeuge verselbstständigen sich. Computer gebärden sich widerspenstig. Defekte Klimaanlagen bestimmen im Hochsommer den Alltag des modernen Reisenden.

Die Elektronik kann offensichtlich die Anforderungen nicht mehr erfüllen. Die organisatorischen Strukturen der Industriegesellschaften drohen weltweit im Chaos zu versinken.



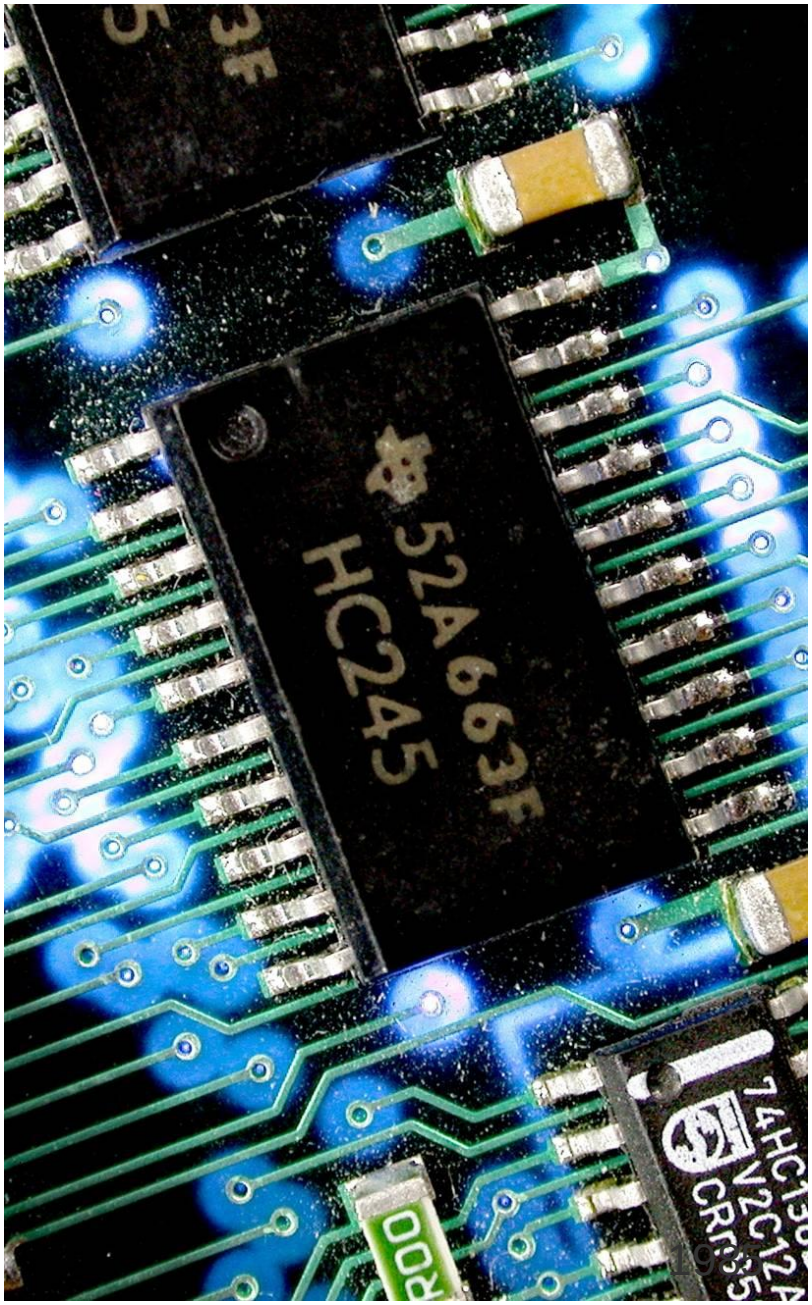
…und wie die Philosophen weiterhalfen…

Um 2002 herrscht helle Aufregung. Baugruppen erweisen sich als kaum noch reparierbar. Das Zusammenspiel der elektronischen Komponenten gerät unwillkürlich außer Kontrolle.

Die Stunde der Philosophen schlägt.

In Berlin formuliert Rainer T. die These, daß nur „First Time Right“ ein Weg aus der Krise sein kann.
Aus Graz kommt von Gerhard E. die Botschaft, daß die Zukunft des Menschen nur denkbar ist, wenn die „Physik als Partner“ verstanden wird.
Prof. Christian D. weist darauf hin, daß es u.a. deshalb Strom*kreis* heißt, weil für ein Signal der Hinweg *und* der Rückweg definiert sein müssen.

Die Fachwelt ist verblüfft und verwirrt.



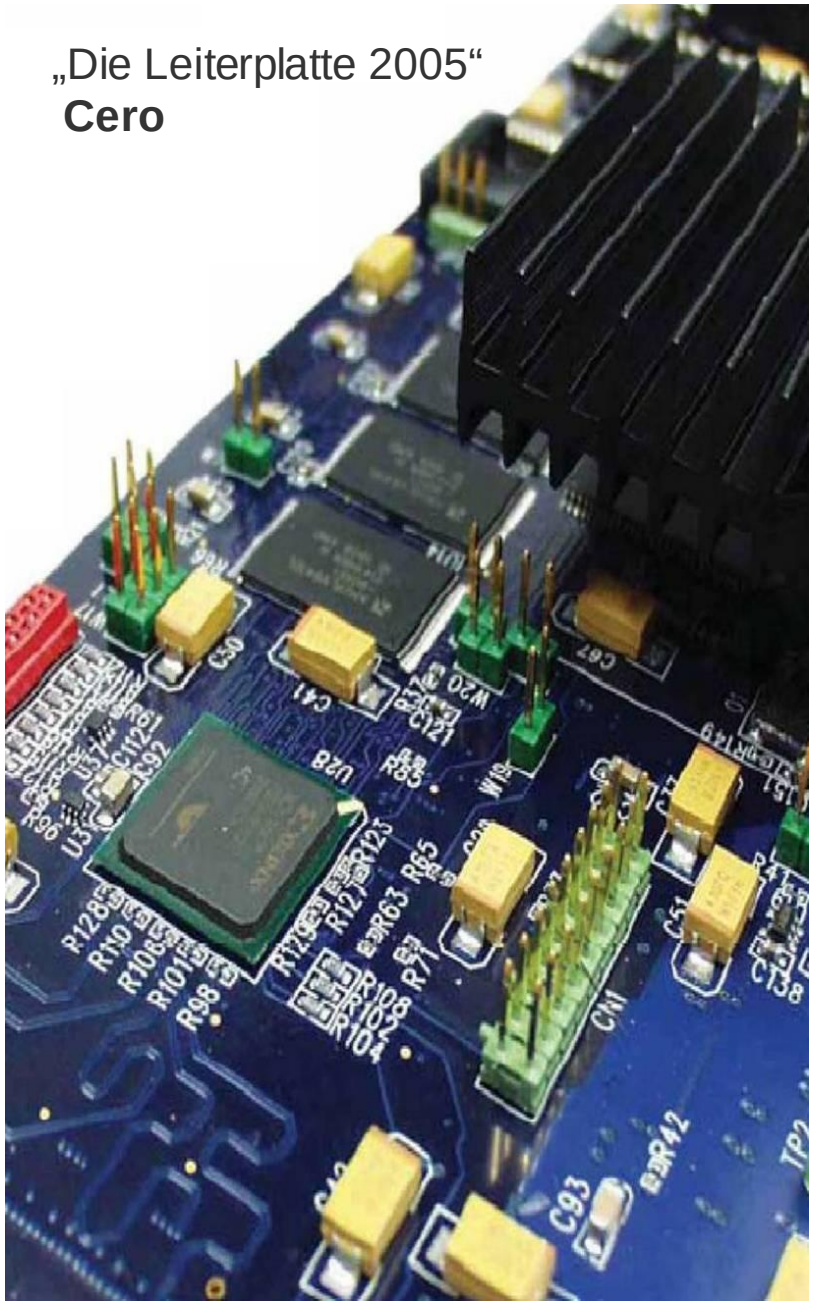
…und wie dann die LP2005 erfunden wurde…

Es gilt, die Theorien zu beweisen.

Gerhard E. entwirft eine Schaltung für eine High-Speed-CPU und plant mit Claudia M. eine Veröffentlichung in der Fachzeitschrift ELEKTRONIKPRAXIS.

Die Wege der Protagonisten kreuzen sich. Das Projekt heißt „Cero“ mit dem Untertitel „Die Leiterplatte 2005“.
ILFA berechnet und baut einen 18-Lagen-Multilayer mit gepluggten Vias.
TAUBE bestückt die Leiterplatten mit handverlesenen BGAs.
UNITEL nimmt die Baugruppen in Betrieb. Der EMV-Test bringt hervorragende Ergebnisse.

Das Schaltungskonzept, die Leiterplattentechnologie und die Baugruppenproduktion erweisen sich als qualitativ ausgesprochen hochwertig.



„Die Leiterplatte 2005“
Cero

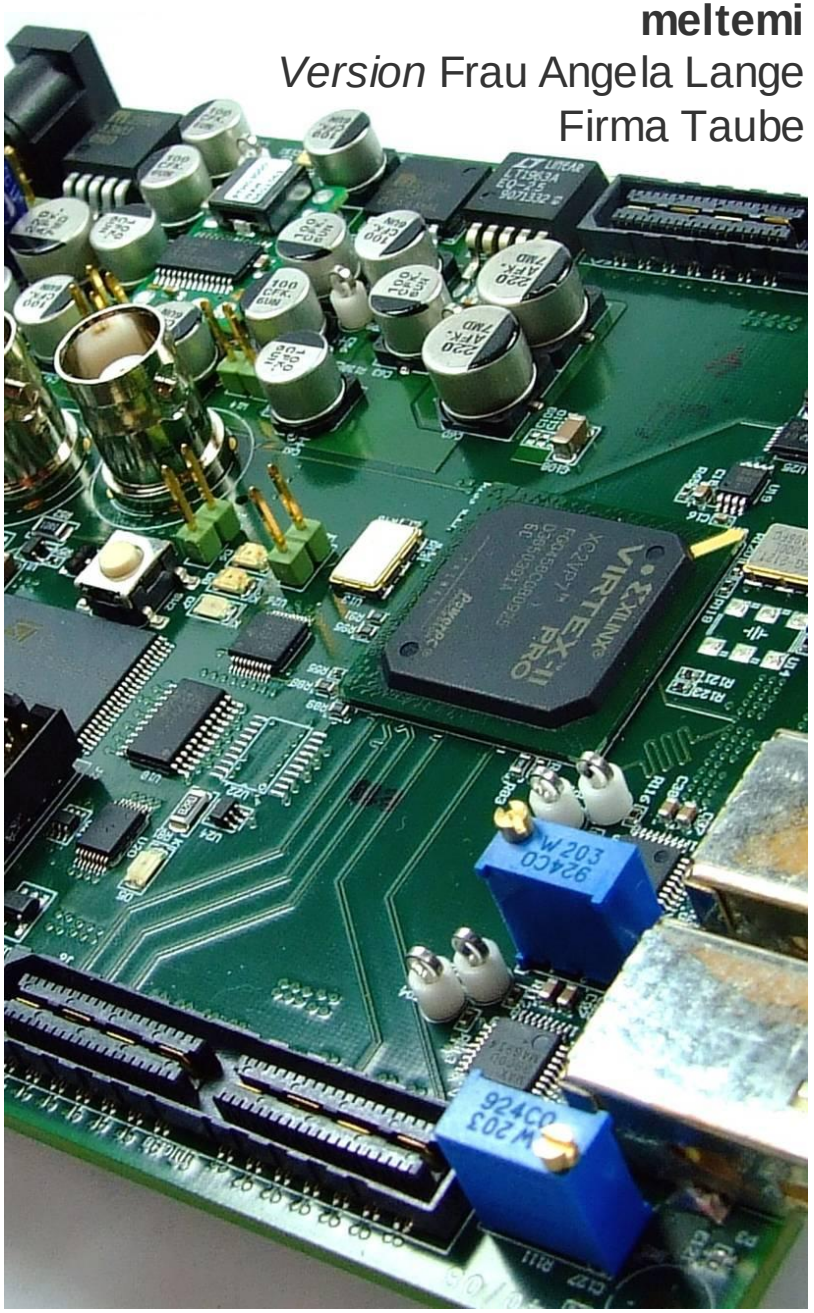
…und daß dann auch noch die LP2010 folgte…

Mit der „Leiterplatte 2005“ beginnt eine stille Revolution.
Die Möglichkeit, Signalintegrität und Powerintegrität in Leiterplatten zu integrieren, wird untersucht.
Komplexe Effekte, wie das EMV-Verhalten einer Baugruppe, werden eingehend diskutiert.

Die Erkenntnisse aus dem Projekt führen dazu, daß die physikalischen Anforderungen an die gegenwärtigen und die zukünftigen elektronischen Baugruppen neu formuliert werden können. Die planerische Systematik beginnt, das Probieren zu ersetzen.

Es bleiben Fragen offen. Deshalb wird das Projekt als „Die Leiterplatte 2010“ weitergeführt.

„Die Leiterplatte 2010“
meltemi
Version Frau Angela Lange
Firma Taube



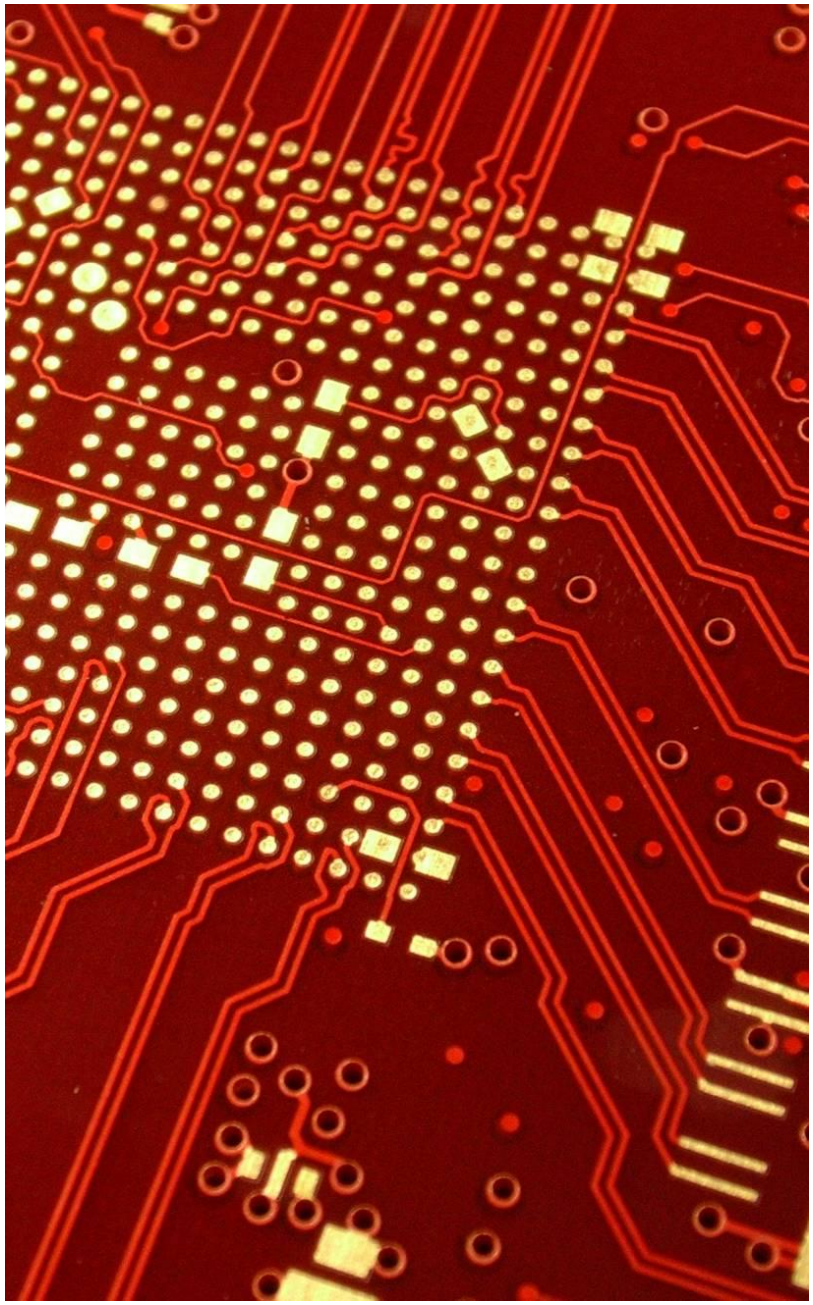
…und welche Qualitäten die LP2010 hatte…

„Die Leiterplatte 2010“ wiederholt den Erfolg ihrer Vorgängerin mit Bravour.

Die funktionale Wirkung von Multi-powersystemen mit Lagenabständen von 50µm übertrifft alle Erwartungen. Die Signalintegrität ist ausgezeichnet. Definierte differentielle Impedanzen sichern den Datentransfer von 10 Gigabit pro Sekunde. Die Kanten-metallisierung der Leiterplatte sorgt für ein exzellentes EMV-Verhalten und unterstützt die Entwärmung der Baugruppe. *Die Baugruppenproduk-tion ist bereits problemlos etabliert*.

Die CPUs laufen extrem stabil und sind hochleistungsfähig.

Die letzte Phase des Projektes „2010“ soll die Übertragbarkeit der Strategie beweisen.



…und daß dann sogar LP2010-Derivate entstanden

Drei Unternehmen layouten „Die Leiterplatte 2010“ nach. Die Fertigung der Baugruppen ist längst Routine und wird von der Firma TAUBE mit gewohnter Professionalität durchgeführt. In langen, einsamen Nächten nimmt Gerhard E. in Graz die Baugruppen in Betrieb.
Trotz der üblichen individuellen Unterschiede der Layouter und Layouterinnen beweisen die 2010-Derivate unter härtesten EMV-Bedingungen ihre funktionale Stabilität.

Die Ergebnisse werden auf Konferenzen und LP2010-Fachtagungen veröffentlicht und sind auf Jahre hinaus richtungsweisend.

Es hat sich gezeigt, daß es richtig war, nicht nur *mit*- sondern auch *voraus*zudenken, um die Wege zu kennzeichnen, die gegangen werden müssen.

Das Projekt wird im Juli 2010 abgeschlossen.

DESCONTEC Herr Wrchotka

TAUBE Frau Angela Lange

ILFA Frau Jennifer Vincenz

Die Zwischenzeit

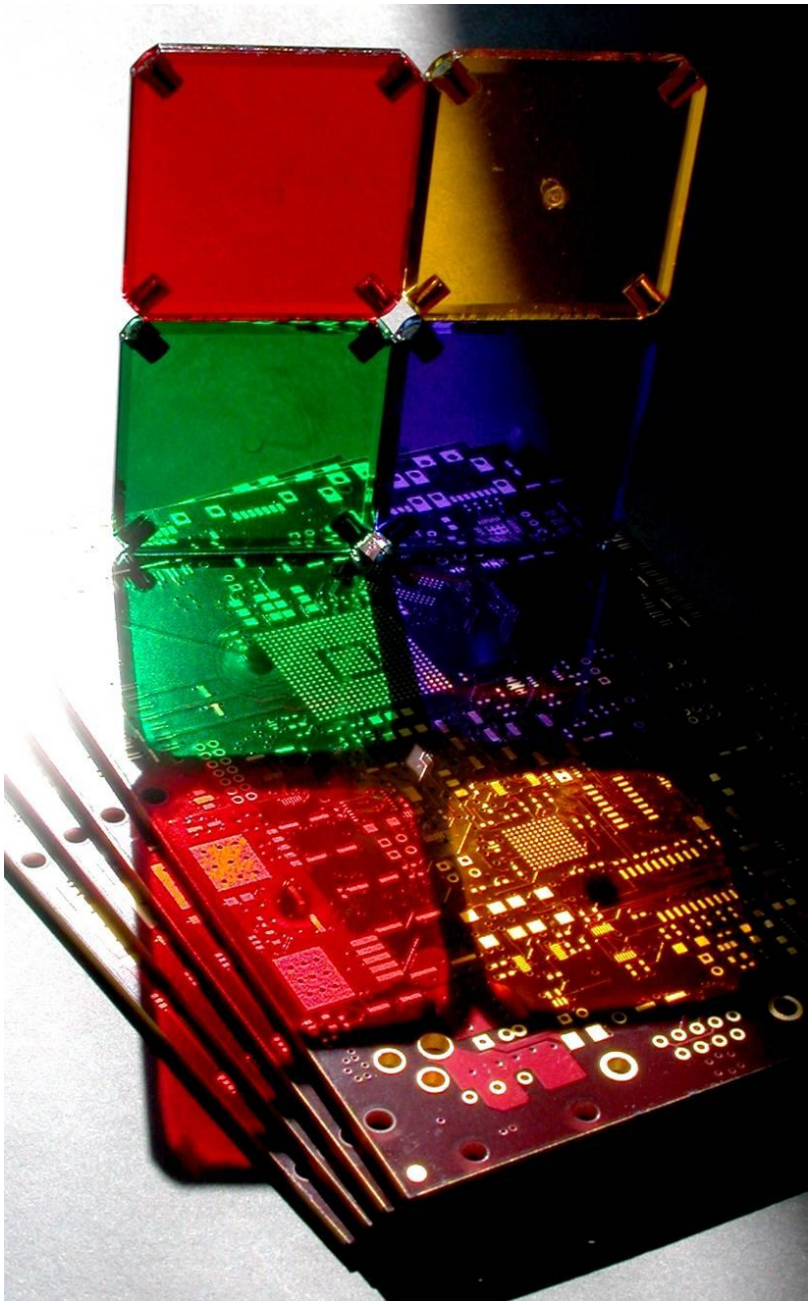
Alles ist vorbei

Das Projekt hinterläßt Spuren. Die zu leistende Arbeit hat letztlich doch für alle Beteiligten einen beträchtlichen Umfang gehabt.

Es erscheint sinnvoll, zu warten, bis die Elektronikentwickler unsere Arbeit nachvollzogen und integriert haben. „Die Leiterplatte 2010“ bietet auf die nächsten Jahre hinaus bereits konkrete Lösungen für Probleme, die aus der Perspektive vieler Baugruppenentwickler noch nicht erkennbar sind.

Langeweile kommt auf.

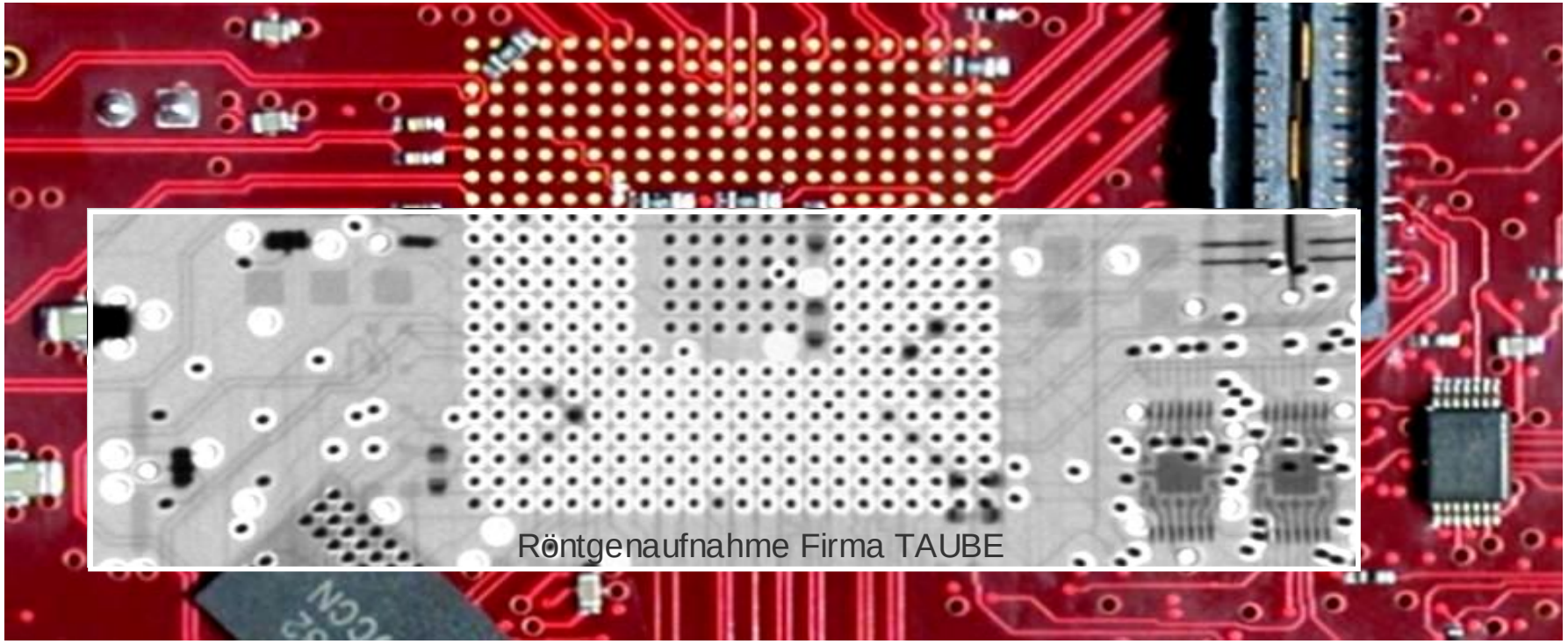
Rainer T. testet inzwischen Basismaterialien. Gerhard E. beschäftigt sich intensiv mit Fragen der Kryptologie. Arnold W. blättert in alten Mathematikbüchern.



Fortschritt

Die Technologie für die Produktion von Baugruppen hat sich zwischenzeitlich weiterentwickelt. Micro-BGAs und 0201-Bauformen fordern Tribut. Auf Leiterplatten finden sich abenteuerliche Lötflächengeometrien. Ein buntes Spektrum an Lotlegierungen steht zur Auswahl. Alle Reflowprofile müssen feinfühlig justiert werden. Qualitätsprüfungen sind ohne den Einsatz von Röntgenmikroskopen nicht mehr machbar.

Weit im Vorfeld des 25-jährigen Jubiläums seines Unternehmens spricht Rainer T. das Thema „Die Leiterplatte 2015“ an.



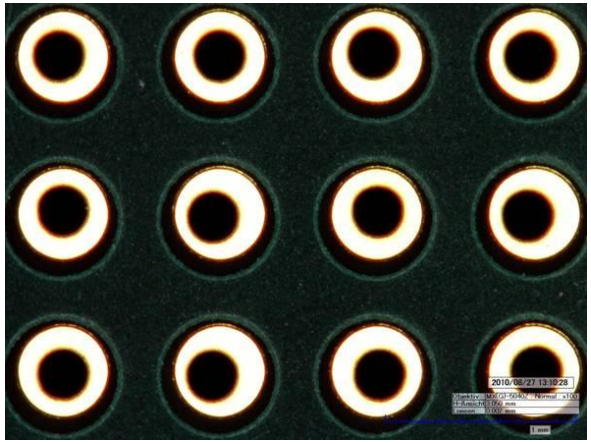
Röntgenaufnahme Firma TAUBE

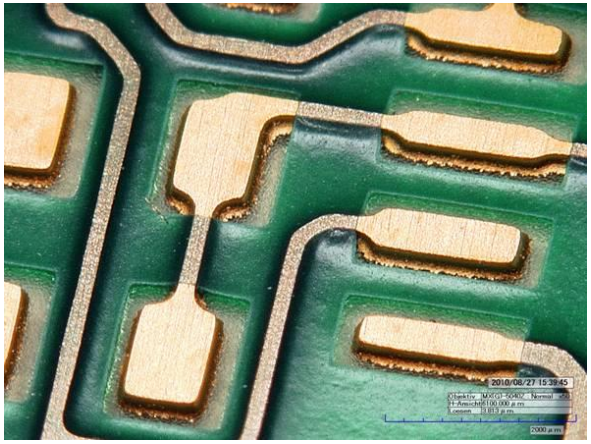
LP2015 ?

Gerhard E. und Arnold W. sind halbwegs begeistert. Es bleibt noch offen, wie sie aussehen könnte, „Die Leiterplatte 2015“. Die Signalintegrität und die Powerintegrität sind ge-/erfunden und hinreichend beschrieben. Für die EMV liegen Lösungskonzepte vor. Gleiches gilt für die Entwärmung der Baugruppe im Betrieb. Die Leiterplattentechnologie bewegt sich auf hohem Niveau. Multilayersysteme mit Microvias sind Alltag. High-Speed-Baugruppen verschieben megabyteweise Daten über post-moderne Kommunikationsnetze.

Die Physik schwächelt und bietet von sich aus *keine* neuen Probleme an.

Dagegen zeigt der Blick durch das Mikroskop, daß die Auswirkung der *Fertigungstoleranzen* auf die Baugruppenproduktion außer Kontrolle ist.





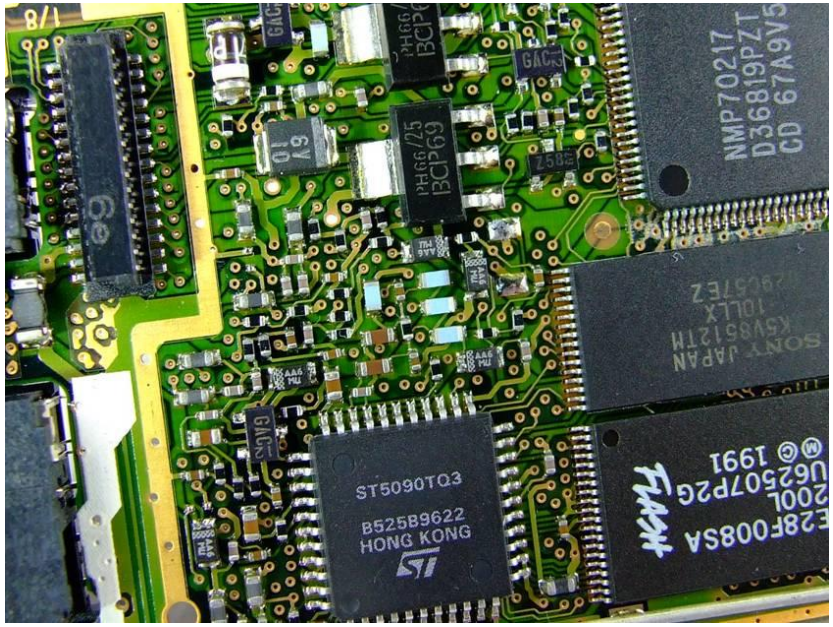
Tangens Alpha

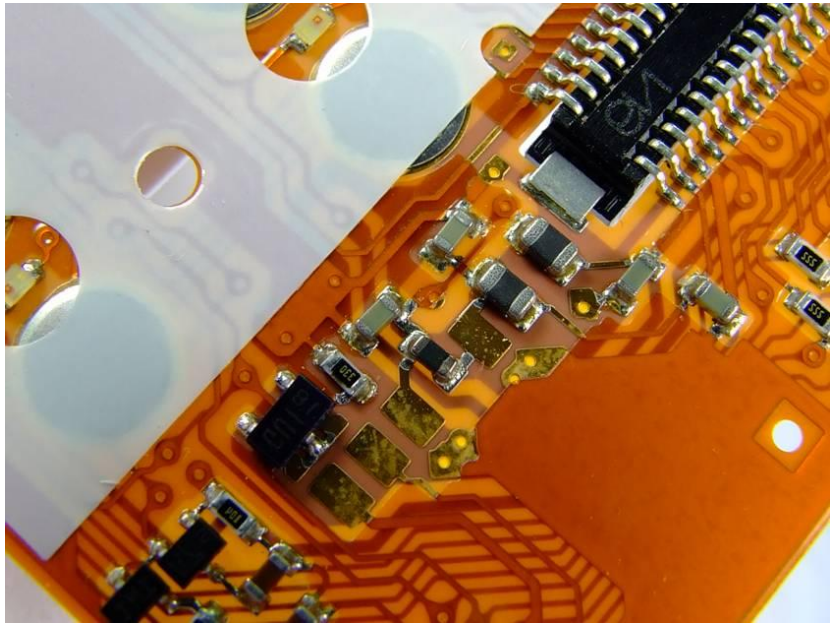
Die Geometrie bestimmt das Sein

Seit zirka 2005 ist mit der Reduzierung der Gehäuseabmaße und der Löt- und Anschlußflächengeometrien eine Grenze überschritten worden. Die MFT (MicroFinelineTechnology) mit Bildstrukturen ≤ 85µm wird deshalb die HDI (High-Density-Interconnect)-Technologie ablösen.

Die vorhandenen Designregeln sind bereits oft unzutreffend und in sich nicht mehr schlüssig. Die zunehmenden Probleme mit Funktionsdefiziten bei Leiterplatten und Baugruppen haben Signalwirkung.

Es ist *völlig ausgeschlossen*, den Übergang von der HDI-Technologie zur MFT mit den alten Designregeln und Verhaltensstrategien zu schaffen.



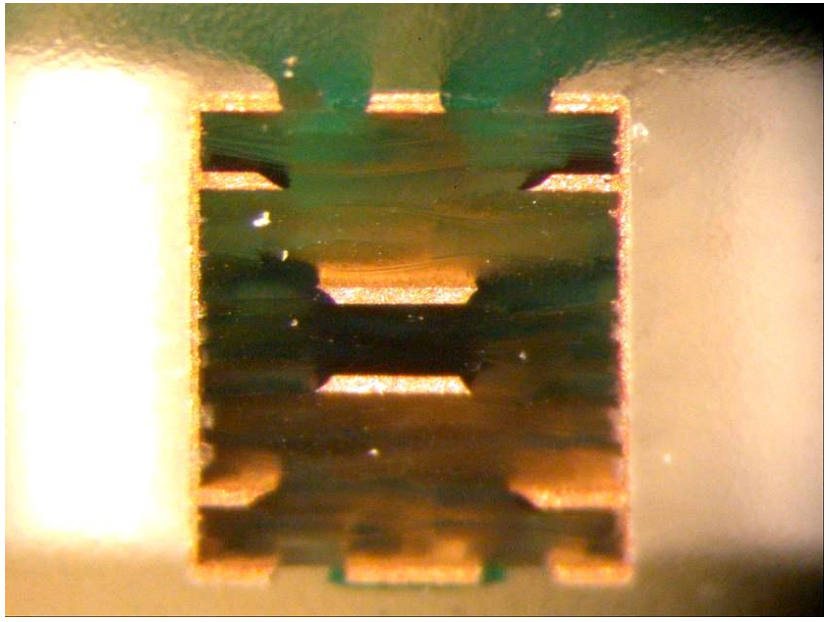


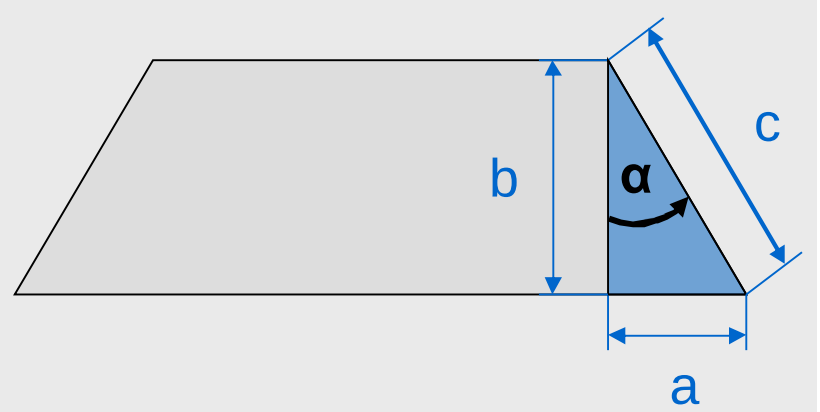
Das Projekt „Tangens Alpha“

Es gibt deutliche Lücken in der zuverlässigen theoretischen Vorhersage produzierbarer Qualitäten. Wir benötigen neue Regeln, die nachvollziehbar formuliert sind und die sich in der Praxis in ihrer Wahrheit beweisen.

Das ist nur mit einem korrekten mathematischen Modell umsetzbar, das die Qualität eines *Expertensystems* hat. Nur dann wird die zukünftige Entwicklung elektronischer Baugruppen zuverlässig sein.

Die LeiterplattenAkademie GmbH wird mit ihrem Projekt „Tangens Alpha“ in den nächsten Jahren bis 2015 dieses Expertensystem aufbauen.



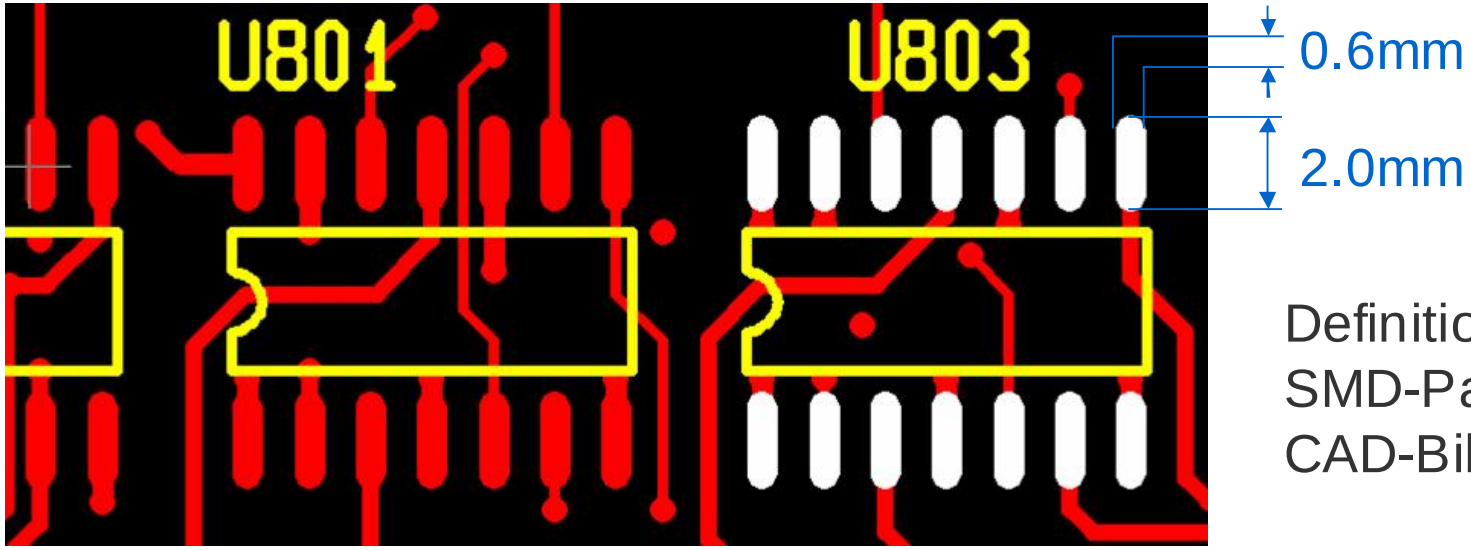


$$\tan \alpha = \frac{\text{Gegenkathete}}{\text{Ankathete}} = \frac{a}{b}$$

tan α : Beispiel Flächengeometrien

Der trigonometrische Ansatz verknüpft die Arbeit an der CAD-Bibliothek mit den Anforderungen an die Lötmechanik im Zuge der Baugruppenproduktion.
Maßgebliche Kenngröße ist mit dem tan α die jeweils individuelle Qualität der Produktionsprozesse auf Seiten des Leiterplattenherstellers.

Ätzwinkel (bei 35µm Cu)	**Maß**	**Reduzierung** (umlaufend)	**Fläche** (effektiv)	**Differenz** (zur Vorgabe)
0°	0.600 x 2.00mm	0µm	1.12mm²	0%
20°	0.575 x 1.98mm	12.8µm	1.07mm²	4.5%
30°	0.560 x 1.96mm	20.1µm	1.03mm²	8.0%.



Definition eines SMD-Pads in der CAD-Bibliothek

tan α : Beispiel Bondflächen

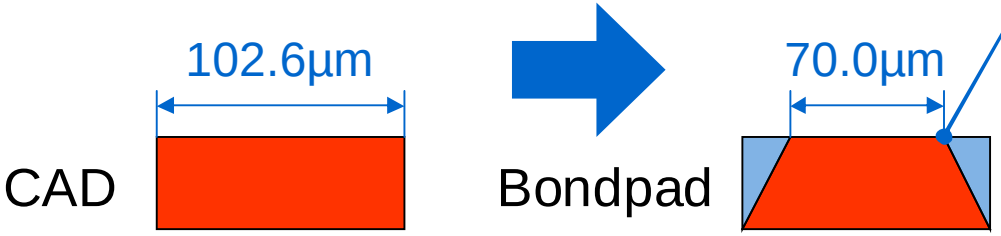
Die Vorausberechnung von Geometrien schafft ein hohes Maß an belegbarer Prozeßsicherheit bereits in der virtuellen Planungsphase eines neuen Produktes.

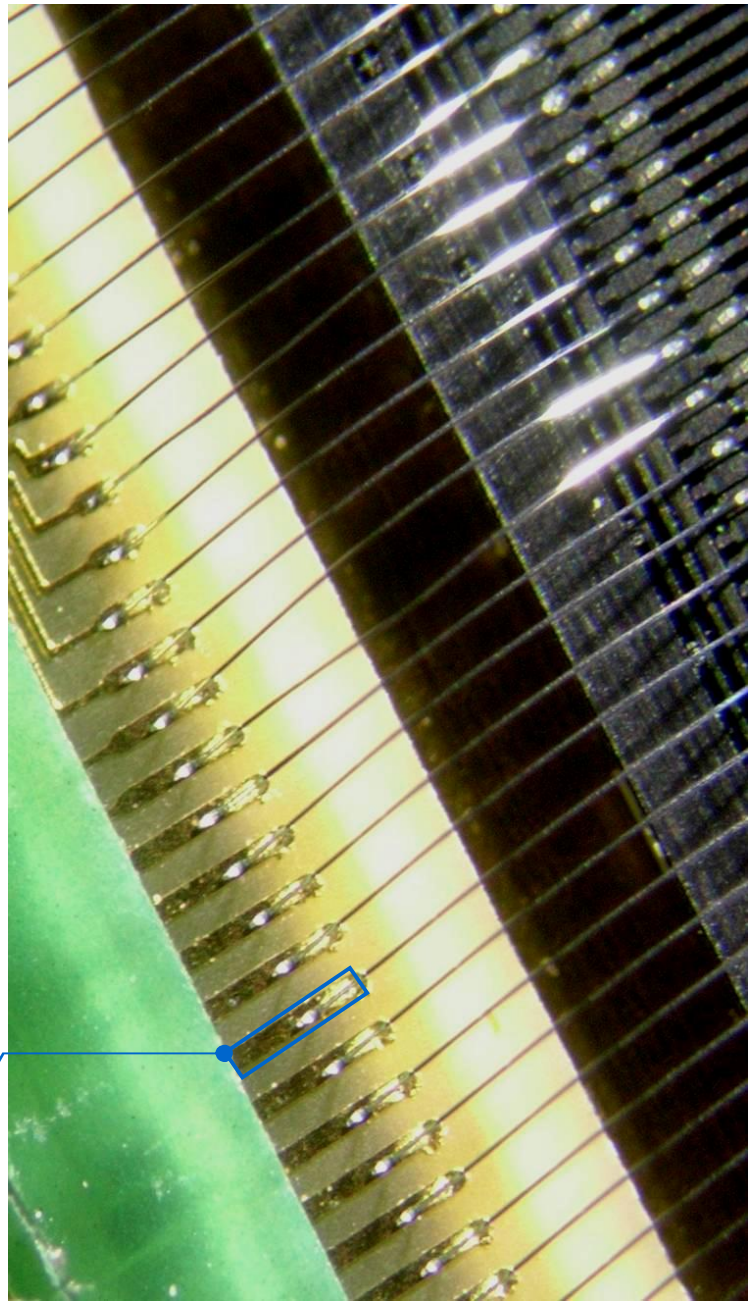
Vorgaben

Die Kupferdicke beträgt 35µm, der Ätz-winkel liegt bei 25°. Im Bondbereich muß das Bondpad mindestens 70µm breit sein.

Lösung

Die Rückätzung reduziert bei diesen Vorgaben die Padbreite um 32.6µm.
In der Bibliothek des CAD-Systems muß dann das Bondpad mit einer Breite von 70µm + 32.6µm = 102.6 µm angelegt werden.





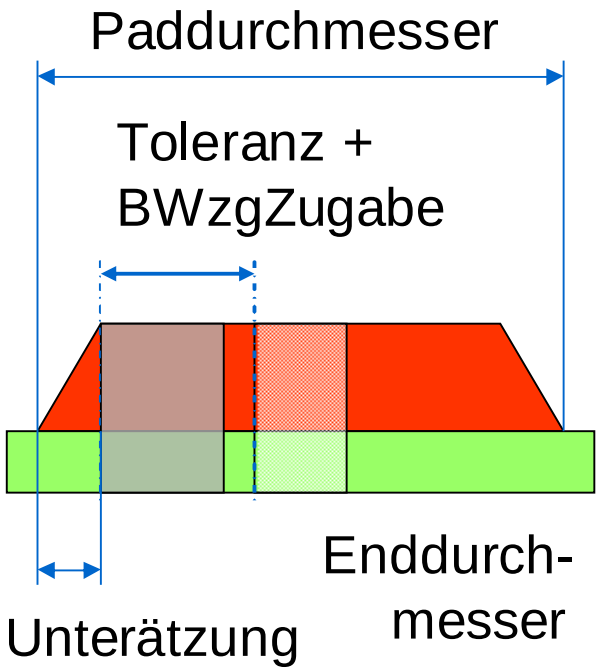
tan α : Berechnung von THT-Pads

Mit der Einbeziehung der Unterätzung in die Berechnung eines ViaPads oder eines THT-Pads ist der zugehörige Paddurchmesser berechenbar.

Regel

- $Pad_{(min)}$ = Enddurchmesser + 2 • ($Restring_{(min)}$ + Unterätzung)
  = Enddurchmesser + BWzgZugabe + 2 • Toleranz
  + 2 • (Kupferdicke • tan α)

Weil der Paddurchmesser von der Kupferdicke abhängt, müssen die Pad-Stacks in den CAD-Bibliotheken dynamisch sein.
Für einen individuellen Multilayer-Aufbau mit individuell verteilten Kupferschichtdicken müssen die Pad-Stacks individuell anpaßbar sein, *wenn* das Routing einen minimalen Abstand erfordert.
Alternativ können sich die Paddurchmesser auch an der dicksten Kupferschicht eines Multilayers orientieren.



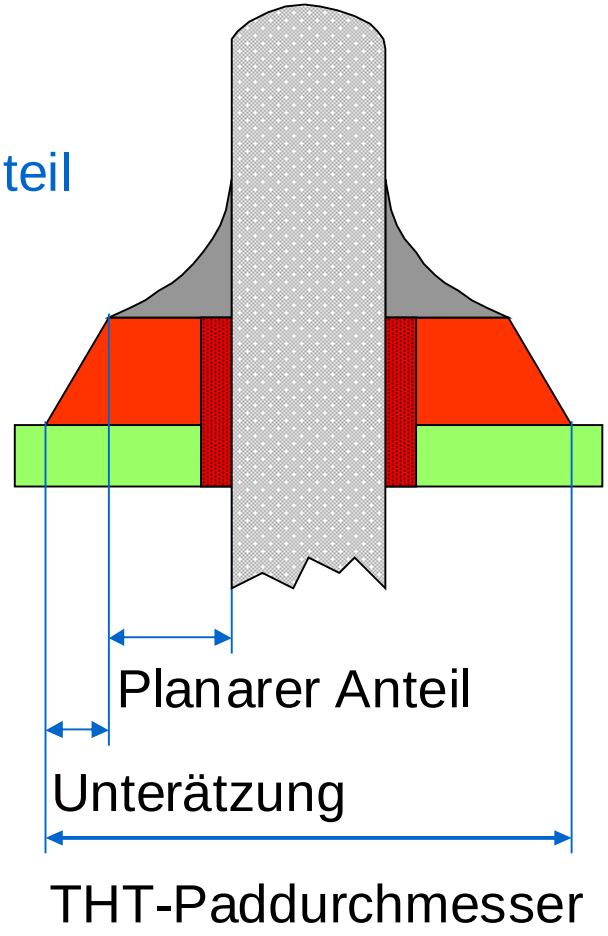
tan α : Berechnung von Lötflächen an THT-Bohrungen

Regel

- $PAD_{(THT)}$ = Enddurchmesser + 2 • Planarer Anteil
  + 2 • (Kupferdicke • tan α)

Nebenbedingung :

Planarer Anteil ≥ |Toleranz|

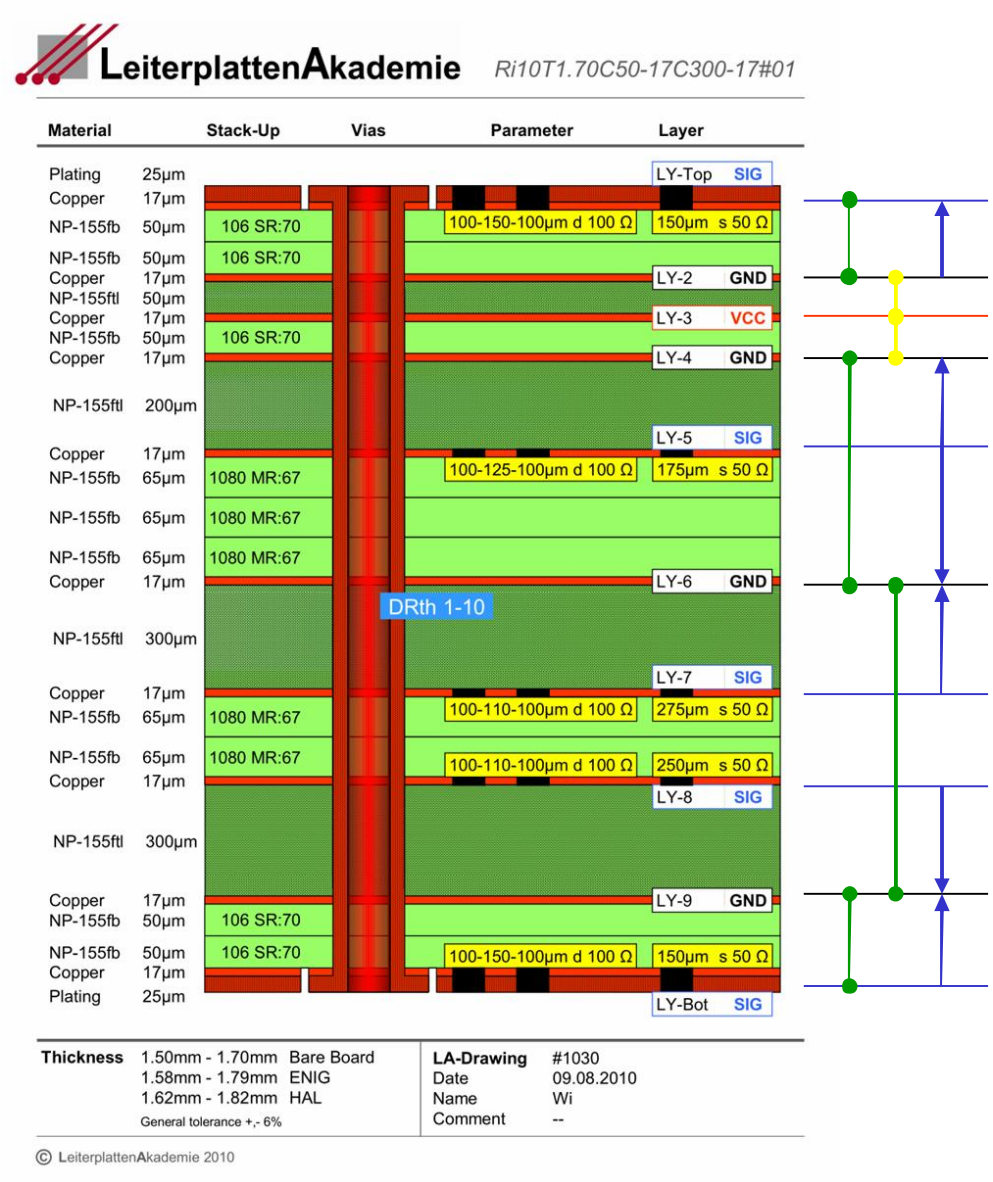


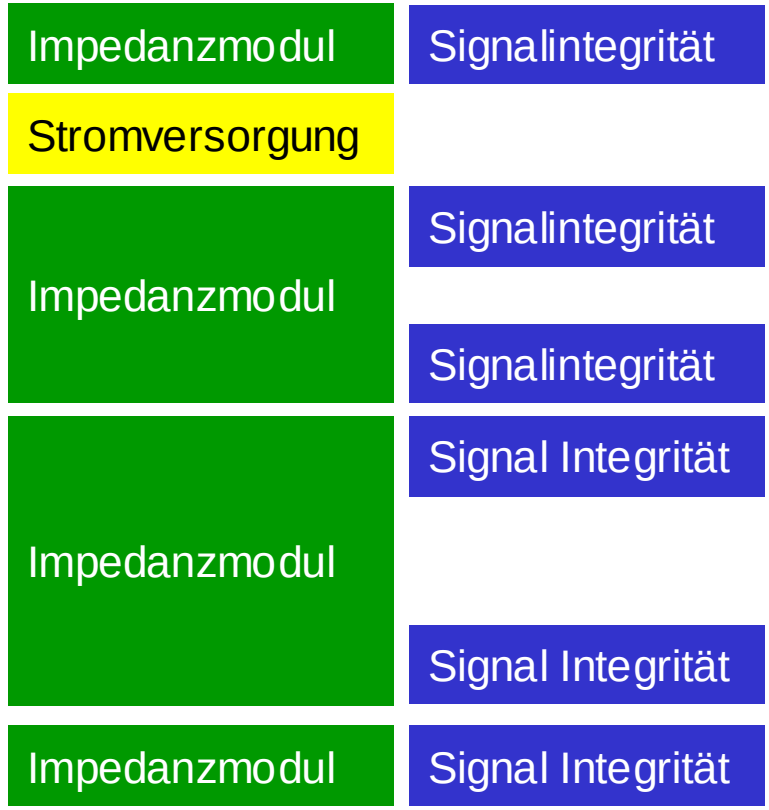
Beispiel

1100µm	ist der Enddurchmesser
300µm	ist der geforderte Planare Anteil
70µm	ist die Kupferdicke
30°	ist der Winkel der Ätzflanke (tan 30° ≈ 0.5774)

$PAD_{(THT)}$ = 1100µm + 2 • 300 + 2 • (70µm • 0.5774)
= 1780.8µm
≈ 1.78mm

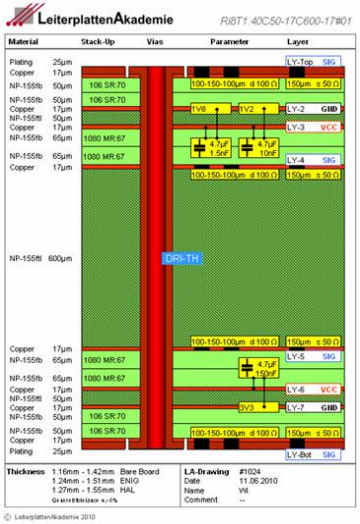
tan α : Multilayer-Dokumentation





Die Konstruktion von *Funktionsräumen* in einem Multilayersystem.

tan α : Multilayer-Dokumentation



Statistic Values		
Copper volume + weight	Powerplane 136 mm³/dm² 1.21 gr/dm²	Copper thickness 17µm Density 80%
	Signallayer 136 mm³/dm² 0.68 gr/dm²	Copper thickness 17µm Density 40%
	Signallayer 136 mm³/dm² 1.68 gr/dm²	Copper thickness 42µm Density 40%
Dielectric weight	NP-155f 2.0 gr/dm²	Reference thickness 100µm
Summary	33.24 gr/dm2	at 1.5mm PCB-thickness
Via Copper weight	0.171 gr/100vias	Tool diameter 200µm

Die Produktion der Baugruppe ist üblicherweise in die Vorbetrachtung zur Konstruktion eines Multilayer-Lagenaufbaus *nicht* eingebunden. Mit Blick auf die *systematische* und *zuverlässige* Vorabplanung von Lötprofilen (…für welche Oberfläche ?) ist dies ein eklatanter Mangel. Allerdings ist das Problem, daß es kein Anforderungsspektrum gibt.

tan α : Multilayer-Dokumentation (Informationen für Baugruppen)

Welche Parameter für eine zuverlässige Baugruppenproduktion bekannt sein müssen, muß erst noch erarbeitet werden.

Beispiel **Kupfervolumina**
Die Wärmeaufnahme einer Leiterplatte ist eine wichtige Größe bei der Erstellung des Reflowprofiles für die zuverlässige Lötung einer Baugruppe.

Beispiel **Feuchtigkeitsaufnahme**
Der Feuchtigkeitsgehalt einer Leiterplatte wird als Einflußfaktor auf das Delaminationsverhalten einer Leiterplatte gehandelt.

Problem Die Aufnahme von Feuchtigkeit wird als Prozentwert angegeben (…Gewicht oder Volumen ?). Allerdings nehmen Kupfer und Glasgewebe keine Feuchtigkeit auf. Es verbleibt das Harzsystem, dessen Volumen allerdings nur bei detaillierter Kenntnis des Lagenaufbaus, des Basismaterials und des spezifischen Gewichtes auf umständliche Art ermittelbar ist.

Die Leiterplatte 2015

„Die Leiterplatte 2015“ : was ist…

„Die Leiterplatte 2015“ wird *nicht* mit sensationellen elektrophysikalischen Neuerungen aufwarten. Das ist eine gute Nachricht für Gerhard E.

Toleranzen und Fehleinschätzungen von wenigen Mikrometern werden fatale Folgen haben. Die Aufgabe wird deshalb sein, logistische und organisatorische Strukturen zu schaffen, damit Projekte im Vorfeld detailliert berechnet werden können.

Das Projekt „Tangens Alpha“ wird viele Aspekte mit mathematischen Mitteln beschreiben. Das sichert die Chancen für „Die Leiterplatte 2015“. „First time right“ *bleibt* also *machbar*. Das ist eine gute Nachricht für Rainer T.

Die objektive Nachvollziehbarkeit einer Designregel wird die Produktion hochwertiger Leiterplatten und Baugruppen ermöglichen.
Für die Reproduzierbarkeit und die Nachverfolgbarkeit müssen die Prozeßparameter für die Fertigung von Leiterplatten und Baugruppen *spätestens* im Jahr 2015 Teilbestand der Dokumentation sein. Materialeigenschaften, der Lagenaufbau und die Verfahrenstechnik müssen in die Planung einbezogen werden.

Das bedeutet viel Arbeit für Arnold W.

„Die Leiterplatte 2015“ : …und was kommt

„Die Leiterplatte 2015“ wird eine intensive Interaktion zwischen dem zu konstruierenden Produkt und den anzuwendenden Produktionsverfahren erfordern.

Berufliche Erfahrung wird zu Recht an Wert gewinnen.

Doch : Wissen schafft auch Verantwortung. Wir müssen uns dringend um Schulung und Ausbildung kümmern.
Es wird sicherlich irgendwann einmal einen „Ing. Baugruppe“ geben.
Dann wird sich zeigen, ob es möglich ist, *altes* Wissen in *junge* Köpfe zu bringen.

Die Technologie wird sich weiterentwickeln. Und dann wird sich auch zeigen, ob es möglich ist, *junges* Wissen in *alte* Köpfe zu bringen.

Es gibt nur einen Schlüssel, der die Tür zur „Leiterplatte 2015“ öffnet :

Das verständnisvolle und partnerschaftliche Miteinander.

Die Firma TAUBE ELECTRONIC GmbH hält diesen Schlüssel seit vielen Jahren mit beiden Händen fest.

Das ist gut so.

25 Jahre sind ein schöner *Anfang*. Weiter so.

Uns bleibt jetzt nur noch übrig, Ihnen den verdienten Erfolg und das notwendige Glück zu wünschen.

Ihre LA - LeiterplattenAkademie GmbH

Kathrin Fechner *Arnold Wiemers*

Danke.

Wer ist wer …

- Rainer T. ist natürlich Rainer Taube
  Geschäftsführer der Firma TAUBE ELECTRONIC GmbH (Berlin)

- Claudia M. ist Claudia Mallok
  Stellv. Chefredakteurin der Elektronik Praxis (Würzburg)

- Gerhard E. ist Gerhard Eigelsreiter
  Eigentümer der Firma Unitel IT Innovationen (Graz)

- Prof. Christian D. ist Prof. Christian Dirks
  Eigentümer von DCC, DirksCorporateConsulting (Herrsching)

- Arnold W. ist Arnold Wiemers
  Geschäftsführer des Fachbereiches CAD bei ILFA (Hannover)
  Seit 2009 zusammen mit Frau Kathrin Fechner Teilhaber und Technischer Direktor der LA - LeiterplattenAkademie GmbH (Berlin)

© *Alle Rechte an den Unterlagen liegen bei ISW / Arnold Wiemers. Eine Vervielfältigung gleich welcher Art, auch auszugsweise, ist ohne schriftliche Genehmigung der LA - LeiterplattenAkademie GmbH nicht zulässig.*

Kontakt

LA - LeiterplattenAkademie GmbH
Krefelder Straße 18
D-10555 Berlin

www.leiterplattenakademie.de

Geschäftsleitung

Kathrin Fechner

Telefon 030 / 34 35 18 99
Telefax 030 / 34 35 19 02

eMail
info@leiterplattenakademie.de

Technischer Direktor

Arnold Wiemers

Telefon 0171 / 358 3712
Telefax 0531 / 126441

eMail
awi@leiterplattenakademie.de