



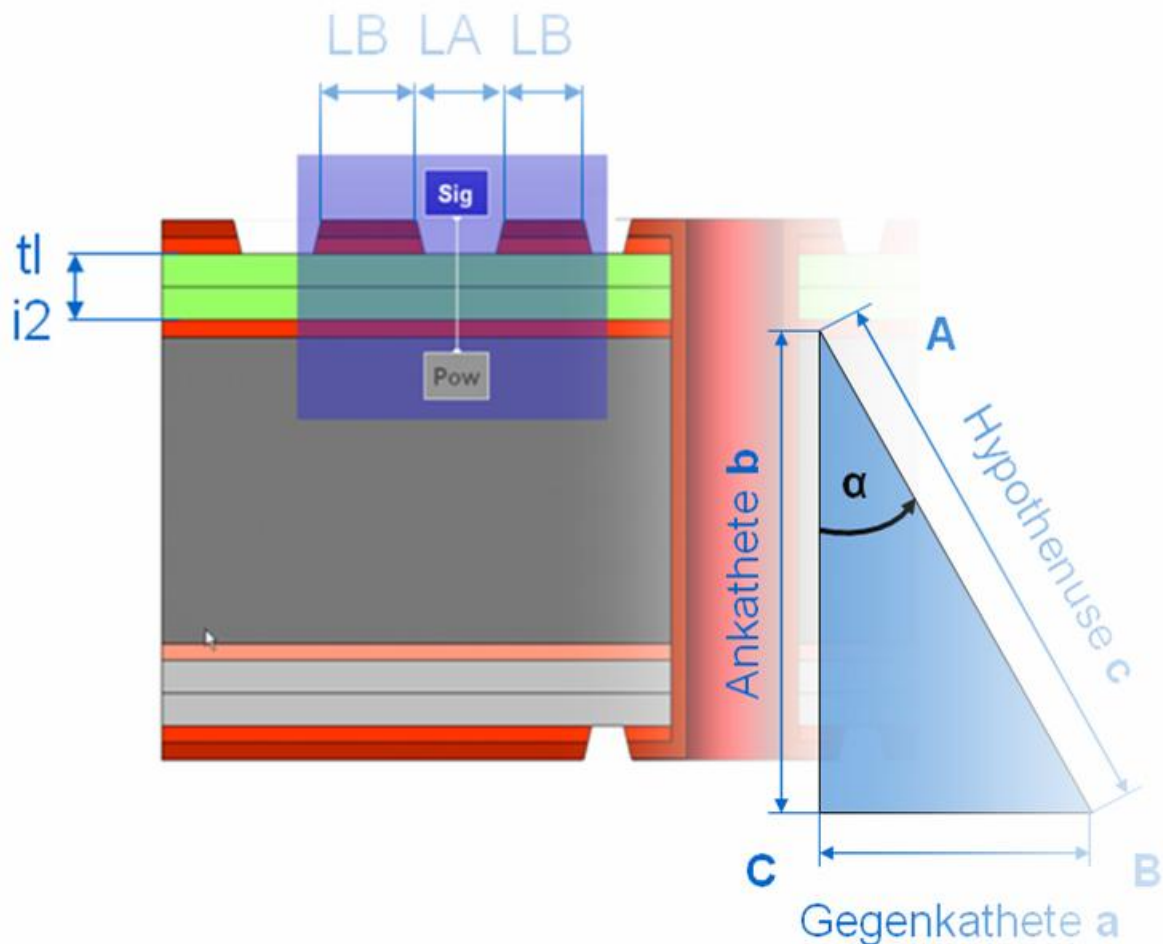
Arnold Wiemers

Seminar

Leiterplatten 4

...tan α_1

Explizite und detaillierte Berechnungsmodelle
für CAD, CAM und Leiterplattentechnik



Wer wird mit dem Seminar "Leiterplatten 4 ...tan α " angesprochen?

Die Entwicklung der elektronischen Baugruppen ist in stetem Wandel. Das ist nichts Neues. Inzwischen ist die HDI-Technologie der Stand der Dinge. Jetzt steht allerdings ein weitreichender Umbruch bevor. Mit der weiteren Reduzierung der Gehäuse-Abmaße und der Abstände der Löt- und Anschlußflächen zueinander ist eine Grenze überschritten worden.

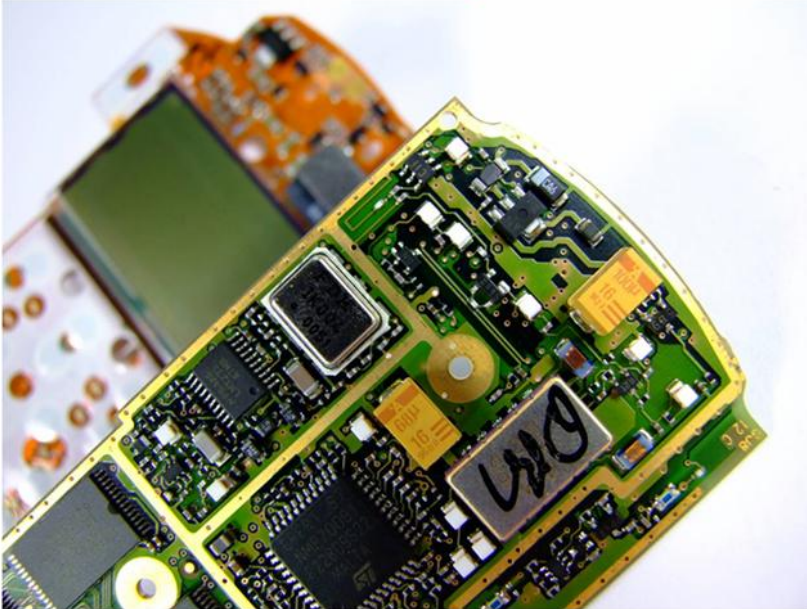
HDI (High-Density) wird jetzt von der **MFT (Micro Finline Technology)** abgelöst. Leiterbildstrukturen $< 85\mu\text{m}$ werden in den nächsten Jahren der Standard. Es ist völlig ausgeschlossen, diesen Übergang zur MFT mit den alten Designregeln zu bewältigen. Die zunehmenden Probleme mit Funktionsausfällen bei Leiterplatten und Baugruppen signalisieren, daß die Produzierbarkeit eines MFT-Layouts nicht mehr so zuverlässig vorhersagbar ist, wie man das bisher (angeblich) von HDI-Layouts kannte.

Die Analyse der Fehler zeigt deutlich, daß Lücken in der zuverlässigen theoretischen Vorhersage produzierbarer Qualitäten bestehen. Die alten Designregeln sind inzwischen zu unspezifisch. Es müssen neue Regeln geschaffen werden, mit denen die Komplexität der realen Produktionsbedingungen in den unterschiedlichsten Geltungsbereichen abgebildet werden kann. Diese Regeln müssen nachvollziehbar formuliert sein, und sie müssen sich in der Praxis in ihrer Wahrheit beweisen. *Das ist nur mit einem korrekten mathematischen Modell umsetzbar. Dieses Modell muß die Qualität eines Expertensystems haben, auf dem die zukünftige Entwicklung elektronischer Baugruppen sicher aufsetzen kann.*

Schaltungsdesigner, CAD-Designer/innen, CAM-Bearbeiter/innen, Leiterplattenhersteller und auch Baugruppenproduzenten sind in dem Ablauf für die Entwicklung einer elektronischen Baugruppe die Entscheidungsträger. Für sie ist dieses Seminar ideal. "tan α " vermittelt die Zusammenhänge und fördert das partnerschaftliche Miteinander auf der Linie "CAD - CAM - Leiterplatte - Baugruppe".

Die übersichtliche Darstellung der Themen ist ebenso interessant für alle, deren Aufgabe es ist, das Produkt "Baugruppe" führend oder beratend zu begleiten.

Erforderliche Kenntnis der Eigenschaften von Baugruppen



- Gewicht
- Entwärmung
- Erwärmung
- Stabilität
- Fläche
- Spezifikation
- Leistung
- Belastbarkeit

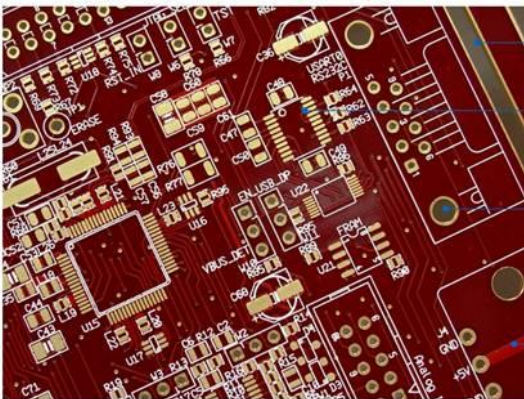
Die Verarbeitung moderner elektronischer Baugruppen verlangt nach einer komplexen Dokumentation der technischen und physikalischen Eigenschaften der Leiterplatte. Für die Bestückung und den späteren Betrieb müssen diese Eigenschaften zuverlässig vorhersagbar sein.

tan α 1 5

Anforderungen

Argumentation für die Komplexität der Dokumentation der Eigenschaften, die eine Baugruppe kennzeichnen. Daraus resultierende Anforderungen mit Blick auf die technischen und physikalischen Eigenschaften der Leiterplatte als Träger der Baugruppe. Spezifikation der elementaren mechanischen Parameter.

Geometrische Strukturen auf Leiterplatten



- Kontur
Vektor
- SMD-Pad
Kreis
Rechteck
- Bohrung
Kreis
Zylinder
- Leiterbahn
Vektor

Die geometrischen Strukturen auf Leiterplatten können in die Formen "Kreis", "Kreisring", "Zylinder", "Rechteck" und "Quader" zerlegt werden. Die Kombination dieser elementaren geometrischen Formen ermöglicht es, komplexere dreidimensionale Strukturen abzubilden.

tan α 1 21

Geometrien

Beschreibung der originären mathematisch-geometrischen Elemente (Kreis, Zylinder, Rechteck, Quader) aus denen die Information für die Leiterbilder sowie für Bohr-, Fräs- und Ritzprogramme zusammengesetzt wird. Vorlagen für Koordinaten und Vektoren.

Maße + Gewichte : Spezifische Gewichte

Als Basismaterial wird für Leiterplatten vorwiegend "FR4" oder ein "FR4"-Derivat eingesetzt. Die Qualität "FR4" gibt es in Form von Prepregs und Laminaten. Für Multilayer wird noch **Kupferfolie** benötigt.

Prepregs bestehen aus einem Dielektrikum (Epoxydharz) und aus einem Trägermaterial (Glasgewebe).

Lamine bestehen aus Prepregs und einer Kupferbeschichtung.

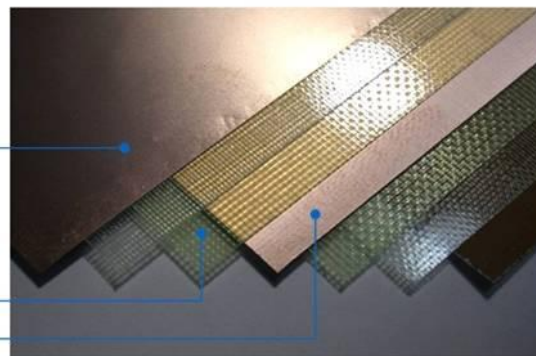
Das spezifische Gewicht des Dielektrikums hängt von den eingelagerten Glasgeweben und von den imprägnierten Harzvolumina ab. Der Wert liegt zwischen $1,92 \sim 2,10 \text{ g/cm}^3$ (Quelle : V. Klafki, Technolam). Es wird hier vereinfacht ein Wert von 2.0 g/cm^3 angenommen.

Spezifisches Gewicht

Dielektrikum 2.0 g/cm^3

Kupfer 8.9 g/cm^3

Kupferfolie
Prepreg
Laminat



tan α1 12

Maße + Gewichte

Übliche Koordinatensysteme auf metrischer und zölliger Basis. Umrechnungen von zölligen Werten in metrische für die Angaben von Längen, Flächen und Volumina. Typische Abstände für die Anschlußflächen von elektronischen Bauteilen. Spezifische Gewichte von Basismaterialien (Kupfer, Laminat, Prepreg). Referenzwerte.

Optimale Leiterplattengrößen (mit Fräskontur)

Beispiel (Steg = 10mm, Trenntechnologie : Fräsen)

Für die o.a. Vorgaben ist $420.0 \times 570.0 \text{ mm}$ die maximale Leiterplattengröße. Die n- und m-Werte können kombiniert werden. Für einen $3 \times 5 = 15$ -fach Nutzen gibt es also die optimalen LP-Größen $106.0 \times 133.33 \text{ mm}$ (3×5)
und $76.0 \times 183.33 \text{ mm}$ (5×3).



n (X)	Mass X (mm)	m (Y)	Mass Y (mm)	Anzahl LP	Steg
1	420.00 mm	1	570.00 mm	1	10mm
2	205.00 mm	2	280.00 mm	4	10mm
3	133.33 mm	3	183.33 mm	9	10mm
4	97.50 mm	4	135.00 mm	16	10mm
5	76.00 mm	5	106.00 mm	25	10mm
6	61.67 mm	6	86.67 mm	36	10mm
7	51.43 mm	7	72.86 mm	49	10mm
8	43.75 mm	8	62.50 mm	64	10mm
9	37.78 mm	9	54.44 mm	81	10mm
10	33.00 mm	10	48.00 mm	100	10mm

tan α1 18

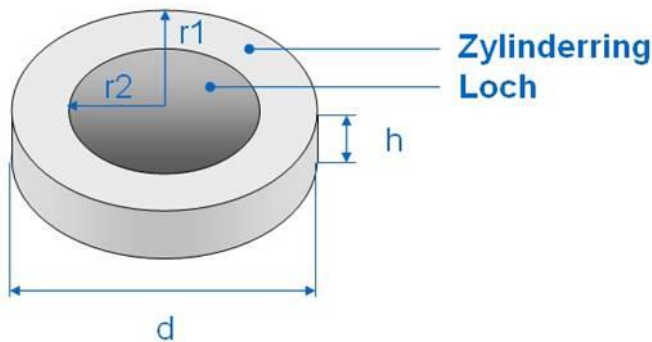
Nutzenberechnung

Allgemeine und spezielle strategische Ansätze für die Nutzenberechnung.

Berücksichtigung von Nutzenrahmen und Trennstegen.

Optimale Leiterplattenmaße für die kostengünstige Auslastung der Nutzfläche innerhalb eines zu fertigenden Produktionszuschnittes

Elementare geometrische Formen : Zylinderringvolumina



- Volumen (Zylinderring) = Volumen Zylinder 1 - Volumen Zylinder 2
 = $(\pi \cdot r_1^2 \cdot h) - (\pi \cdot r_2^2 \cdot h)$
 = $\pi \cdot h \cdot (r_1^2 - r_2^2)$
 = $\pi \cdot h \cdot 0.5 \cdot (d_1^2 - d_2^2)$
- Volumen (Loch) = Volumen Zylinder 2
 = $\pi \cdot r_2^2 \cdot h$

Geometrien

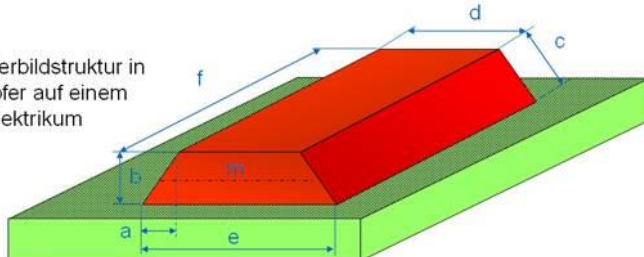
Berechnung diverser Eigenschaften von geometrischen Körpern, aus denen sich Layoutstrukturen zusammensetzen (Tracks, Pads, Vias, Hülsen, Flächen). Ableitung und Erläuterung der Formeln für die Berechnung der Längen, Flächen und Volumina für Trapeze, Quader, Zylinder und davon abgeleitete Geometrien. Diverse Tabellen.

Eigenschaften von Bildstrukturen 1

Die bisherige Bewertung einer Leiterbahn konzentriert sich oft auf die Parameter "Leiterbahnbreite" und "Kupferdicke". Allgemein ist die "minimale Leiterbahnbreite" ein einfaches Maß für die Komplexität des CAD-Layouts und der späteren Baugruppe. Gleichzeitig ist sie ein **Leitwert** für die technologische Kompetenz eines Leiterplattenherstellers.

Die strategische Bewertung aller technischen Eigenschaften einer "Leiterbildstruktur" erfolgt bisher nicht mit der notwendigen Tiefe.

Leiterbildstruktur in Kupfer auf einem Dielektrikum



(Leiter-)Bildstrukturen

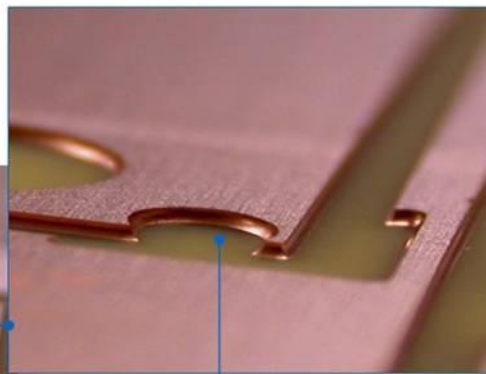
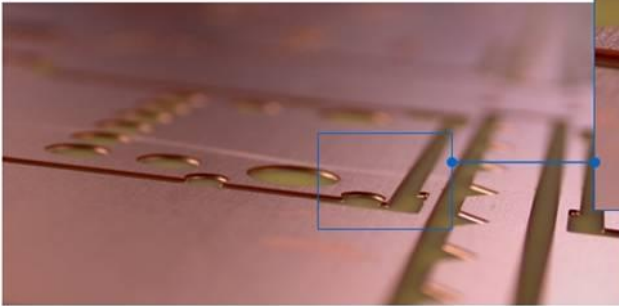
Weiterführende Betrachtung der technisch-physikalischen Eigenschaften der Geometrien von Leiterbahnen.

Zusammenhänge zwischen Funktion und Geometrie. Auswirkungen auf die Oberflächenhaftung, den Wärmetransfer, die Signalintegrität und mögliche Kriechströme

Ätzen : Hintergründe

Die elektrisch leitenden Lagen einer Leiterplatte sind vor Beginn der Strukturierung des Leiterbildes vollflächig aus Kupfer. Die Ausprägung des Leiterbildes erfolgt mit einer subtraktiven Strategie. In einem Sprühverfahren wird ein Ätzmedium aufgebracht, mit dem das nicht benötigte Kupfer entfernt wird. Die spätere Leiterbildstruktur muß während des Ätzprozesses mit einem Resist (= Schutz) abgedeckt sein.

Die Technologie des Sprühverfahrens und die Strömungseigenschaften des Ätzmediums führen zur **Unterätzung** des Leiterbildes unterhalb des Resistes. Es bilden sich **trapezartige Querschnittsprofile** aus.



Unterätzung

tan α 77

Prozeßtechnik: Ätzen Technologie des Ätzens. Verfahrensabläufe und Prozeßvarianten. Die Ursachen für die Unterätzung von Leiterbildstrukturen. Bewertung der Rückätzung von Leiterbildern auf die technischen Eigenschaften einer signalführenden Leiterbahn. Folgen der Ausprägung von trapezartigen Querschnittsprofilen. Einfluß der Kupferdicke.

Einbindung der Unterätzung in die CAD-Bibliotheksdefinitionen

Aufgabe

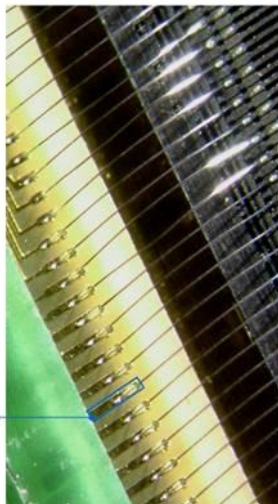
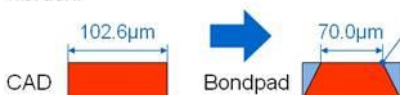
Eine Bondfläche soll auf der Oberfläche eine Breite von mindestens $70\ \mu\text{m}$ haben.

Vorgaben

Die Kupferdicke beträgt $35\ \mu\text{m}$.
Der Ätzwinkel liegt bei 25° .

Lösung

Bedingt durch die Rückätzung beträgt bei diesen Vorgaben die Reduzierung der Padbreite $32.6\ \mu\text{m}$.
In der Bibliothek des CAD-Systems muß dann das Bondpad mit einer Breite von $70\ \mu\text{m} + 32.6\ \mu\text{m} = 102.6\ \mu\text{m}$ angelegt werden.

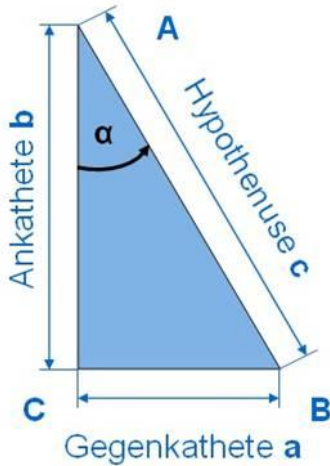


tan α 105

Bondflächen-Geometrien

Einfluß der Rückätzung von Leiterbildstrukturen auf die Landefläche für einen aufzubringenden Bonddraht. Berechnung des produktionsbedingten Flächenverlustes und Vorgaben für die Kompensation der Geometrien über die CAD-Bibliothek.

Querschnittsprofil : Trigonometrie und Tangens Alpha



Die Längen für a, b und c sind nicht ohne weiteres ermittelbar. Die Dokumentation der CAD-Daten gibt dazu keine Auskunft.

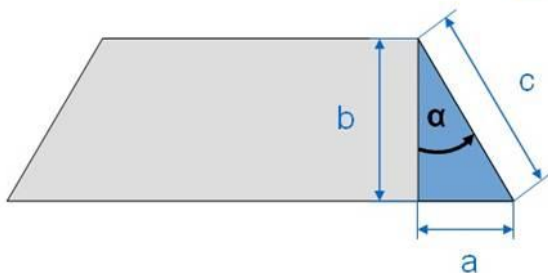
Eine Beziehung zwischen diesen Größen kann über die **trigonometrische Definition** des Tangens beschrieben werden.

Allgemein gilt :

$$\tan \alpha = \frac{\text{Gegenkathete}}{\text{Ankathete}} = \frac{a}{b}$$

$$\text{Gegenkathete} = \text{Ankathete} \cdot \tan \alpha$$

$$a = b \cdot \tan \alpha$$



Alpha "α" ist der Winkel zwischen der Flanke "c" der Bildstruktur und der Kupferdicke "b".

Tangens Alpha

Ableitung des Tangens Alpha. Erläuterung der Verknüpfung zwischen dem Winkel der Ätzflanke und dem Ätzfuß. Definition des tan α als Leitwert für die virtuelle Berechnung der Unterätzung im Vorfeld eines CAD-Layouts. Ableitung von Grenzwerten für die Realisierung von Baugruppen in MFT (= Micro Finline Technology).

Tangens Alpha : Werte 3

Beispiel

Bei einem Winkel von 45° und einer Kupferdicke von 210 µm ist die Bildstruktur an der Basis 420.0 µm breiter als auf der Oberseite.

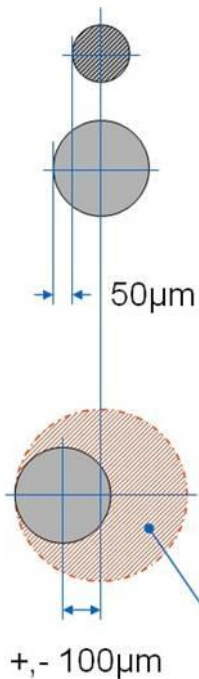


Tangens	Gegenkathete Ankathete 105 µm		Gegenkathete Ankathete 210 µm	
tan 0° = 0	0 µm	0 µm	0 µm	0 µm
tan 15° ≈ 0.2679	28.1 µm	56.3 µm	56.3 µm	112.5 µm
tan 20° ≈ 0.3640	38.2 µm	76.4 µm	76.4 µm	152.9 µm
tan 25° ≈ 0.4663	49.0 µm	98.0 µm	98.0 µm	195.9 µm
tan 30° ≈ 0.5774	60.6 µm	121.3 µm	121.3 µm	242.5 µm
tan 35° ≈ 0.7002	73.5 µm	147.0 µm	147.0 µm	294.1 µm
tan 40° ≈ 0.8391	88.1 µm	176.2 µm	176.2 µm	352.4 µm
tan 45° = 1.0000	105.0 µm	210.0 µm	210.0 µm	420.0 µm
tan 60° ≈ 1.7321	181.9 µm	363.7 µm	363.8 µm	727.5 µm
tan 70° ≈ 2.7475	288.5 µm	577.0 µm	577.0 µm	1154.0 µm

Tangens Alpha

Berechnung der Abweichung der oberen und der unteren Breite einer Leiterbahn in Abhängigkeit vom Tangens Alpha des Winkels der Ätzflanke. Eine tabellarische Übersicht für die üblichen Kupferdicken mit Angaben für ausgewählte Winkel zwischen 0° und 70°.

Paßtoleranz, Bohrwerkzeug und Toleranzraum



CAD gibt einen Enddurchmesser vor.

Der Leiterplattenhersteller wählt eine Zugabe auf das passende Bohrwerkzeug (BWzg) nach der Regel :

$$\text{BWzg} = \text{Enddurchmesser} + 100\mu\text{m Zugabe}$$

Dieses Bohrwerkzeug ist umlaufend 50 µm größer, als der vorgegebene Enddurchmesser.

Bedingt durch die allgemeine Toleranz von +/- 100 µm kann die Bohrung zum Pad auf der fertigen Leiterplatte um 100 µm von der Sollposition verschoben sein.

Die Bohrung wird sich dann innerhalb eines Toleranzraumes wiederfinden, für dessen Durchmesser gilt :

Regel

$$\text{Toleranzraum} = \text{Enddurchmesser} + 100 \mu\text{m Zugabe} + 2 \cdot 100 \mu\text{m Toleranz}$$

tan α 119

Designregeln

Ableitung und mathematische Formulierung von allgemeingültigen Designregeln für die Konstruktion von Leiterplatten am CAD-System. Einführung des Begriffs des Toleranzraumes. Berechnung von Toleranzräumen. Ableitung der Mindestbreite für den Restring und Berechnung des minimal sinnvollen Paddurchmessers.

THT-Paddurchmesser

Regel

$$\text{PAD}_{(\text{THT})} = \text{Enddurchmesser} + 2 \cdot \text{Planarer Anteil} + 2 \cdot (\text{Kupferdicke} \cdot \tan \alpha)$$

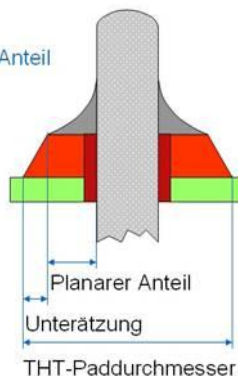
Nebenbedingung :

$$\text{Planarer Anteil} \geq |\text{Toleranz}|$$

Beispiel

1100 µm ist der Enddurchmesser
 300 µm ist der geforderte Planare Anteil
 70 µm ist die Kupferdicke
 30° ist der Winkel der Ätzflanke
 ($\tan 30^\circ \approx 0.5774$)

$$\begin{aligned} \text{PAD}_{(\text{THT})} &= 1100 \mu\text{m} + 2 \cdot 300 + 2 \cdot (70 \mu\text{m} \cdot 0.5774) \\ &= 1780.8 \mu\text{m} \\ &\approx 1.78 \text{ mm} \end{aligned}$$



tan α 128

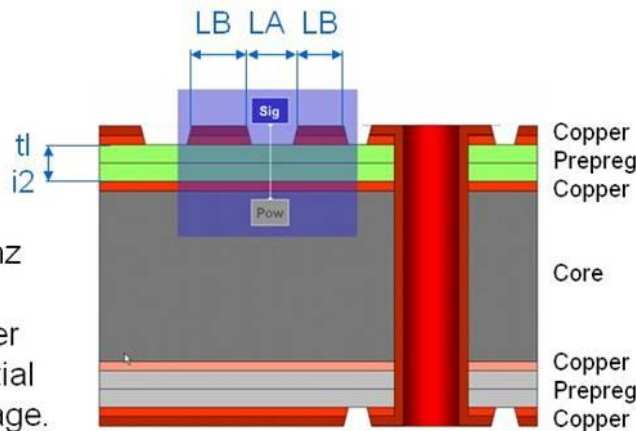
Lötflächen

Anforderungen an die Basisgeometrie von Lötflächen für SMD-Pads und für die Restringe von bedrahteten Bauteilen. Ableitung der Formel für die Definition des Durchmessers in der Bibliothek des CAD-Systems. Beispiele für die Berechnung des planaren Anteils bei THT-Bauteilpads.

m.n - Format

Fehlerabschätzung

Ein (LVDS-)Leiterbahnpaar soll eine differentielle Impedanz von 100 Ohm haben. Die Leiterbahnen liegen auf der Außenlage, das Bezugspotential ist die nächstgelegene Innenlage.



Abstände LB/LA/LB [μm]	Abstand tl-i2 [μm]	Fehler bei einer Interpolation von +/- 10 μm	Fehler bei einer Interpolation von +/- 20 μm
175-175-175 μm	220 μm	-1.8 / + 1.6 = 3.4 Ohm	-3.6 / + 3.2 = 6.8 Ohm
125-125-125 μm	220 μm	-3.1 / + 2.9 = 6.0 Ohm	-6.4 / + 3.5 = 9.9 Ohm
100-100-100 μm	120 μm	-3.3 / + 3.0 = 6.6 Ohm	-7.2 / + 5.6 = 12.8 Ohm
75- 75- 75 μm	100 μm	-5.3 / + 4.3 = 9.6 Ohm	-11.5 / + 8.1 = 19.6 Ohm

Mit der Reduzierung der Leiterbahnbreiten nimmt die Abweichung zu.

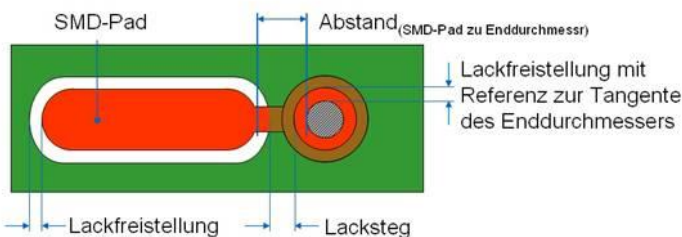
tan α 144

Datenexport

Der Einfluß einer ungenügend spezifizierten und falsch deklarierten Datenausgabe auf die technisch-physikalische Funktion einer Leiterplatte respektive einer Baugruppe. Mängel in der Beschreibung von Mikrostrukturen auf Grund der klassischen Interpolation von Layout-Koordinaten. Abschätzung des Fehlerintervalls.

DRC für fototechnischen Lackauftrag

Wird der Lötstoplack *fototechnisch* prozessiert, dann ist es zulässig, die ViaPads anzudrucken. Die Lackfreistellung wird dann mit Referenz zum Enddurchmesser gerechnet. Maßgeblich ist für diese geometrische Konstruktion der Abstand des SMD-Pads zur Tangente des Enddurchmessers des Vias.



Regel

$\text{Abstand}_{(\text{SMD-Pad zu Enddurchmesser})} = 2 \cdot \text{Lackfreistellung} + \text{Lacksteg}$

tan α 135

Lötstopmaske

Designregeln für die Anlage einer Lötstopmaske.

Zusammenhang zwischen den Routingvorgaben am CAD-System und dem Fan-Out. Berechnung des minimal zu verbleibenden Lacksteges zwischen Via und SMD-Pad für die zuverlässige Bestückung der Baugruppe.

Ihr Referent



Arnold Wiemers ist der Leiterplatte seit 1983 verbunden. Von 1985 bis 2009 war er bei der ILFA GmbH in Hannover beschäftigt.

Er war dort verantwortlich für die Fachbereiche CAD und CAM, für die Auftragsvorbereitung und für die technischen Dokumente der Firma ILFA im Internet.

Er ist seit 1982 freier Softwareentwickler (ISW), vornehmlich für branchentypische Applikationen im Bereich der Leiterplatte, z.B. die Kalkulation und die Fertigungssteuerung von Leiterplatten.

Diverse Fachveröffentlichungen. Referent für Seminare, Konferenzvorträge und Workshops zum Thema Leiterplattentechnologie (MFT, MPS, Impedanz, Multilayersysteme, Designregeln, Gerber, LP2010).

Vom IPC zertifizierter CID, CID+ und Instructor. FED-Designer und FED-Referent. Mitarbeit am Schulungskonzept des FED. Mitarbeit in der international besetzten "Projektgruppe Design" des FED und des VdL/ZVEI.

Die LeiterplattenAkademie

Die Sicherung des Standortes Deutschland in Europa und der Erhalt der internationalen Wettbewerbsfähigkeit setzt eine systematische und kontinuierliche Qualifikation der Mitarbeiter/innen eines Unternehmens voraus.

Die wirtschaftliche Leistungsfähigkeit einer Industriegesellschaft und ihre technologische Kompetenz am Weltmarkt wird (auch) durch die Qualität ihrer Elektronikprodukte bestimmt.

Das erfordert eine fachlich hochwertige Aus- und Weiterbildung.

Die zentrale Aufgabe der LeiterplattenAkademie ist, das Fachwissen aus den Bereichen der Schaltungsentwicklung, des CAD-Designs, der CAM-Bearbeitung, der Leiterplattentechnologie und der Baugruppenproduktion in Seminaren, Workshops und Tutorials zu vermitteln.

Seminare und Teilnahmegebühren

Das Tagesseminar "**Leiterplatten 4 ...tan α** " wird als freies Seminar durchgeführt, kann für Konferenzen gebucht werden und steht auch als InHouse-Seminar zur Verfügung.

Freies Seminar

Die Durchführung liegt bei der LeiterplattenAkademie. Die Termine werden via Mailing, eMail, Internet oder Presseveröffentlichungen mitgeteilt. Die Veranstaltungsorte liegen in Deutschland, Österreich und der Schweiz. Die Teilnahmegebühr beträgt 520 € zzgl. MwSt. pro Person. Enthalten sind ausführliche Seminarunterlagen, das Teilnahmezertifikat, Mittagessen und Getränke.

Konferenz-Seminar

Wenn Sie das Seminar "**Leiterplatten 4 ...tan α** " auf Ihrer Konferenz anbieten möchten, dann sprechen Sie bitte unsere Seminarleitung an.

InHouse: Unser Seminar in Ihrem Haus

"**Leiterplatten 4 ...tan α** " wird auch firmenintern referiert. Sie sparen Reise- und Übernachtungskosten, vor allem jedoch Zeit.

Für pauschal 2.900 € zzgl. MwSt. liefern wir Ihnen unsere Referenten "frei Haus". Eine individuelle Themengestaltung mit firmentypischen Schwerpunkten ist selbstverständlich möglich. Bitte stimmen Sie sich mit uns ab.

Sofern Sie oder ein anderer Mitarbeiter Ihres Unternehmens ein Seminar vorab in Augenschein nehmen möchten, erstatten wir Ihnen die Teilnahmegebühr bei Buchung einer InHouse-Veranstaltung innerhalb von drei Monaten nach dem Seminartermin.

Wir bieten Ihnen 15% Rabatt für InHouse-Seminare in den Monaten Juli und August.



LeiterplattenAkademie

Die LeiterplattenAkademie

Die LA - LeiterplattenAkademie GmbH ist eine Schulungs- und Weiterbildungseinrichtung für die Fachbereiche

Schaltungsentwicklung

CAD-Design

CAM-Bearbeitung

Leiterplattentechnologie

Baugruppenproduktion

Die Akademie versteht sich als Partner für öffentliche Einrichtungen und Unternehmen der Wirtschaft, die in vergleichbaren Feldern engagiert sind.



LA - LeiterplattenAkademie GmbH
Krefelder Straße 18
10555 Berlin

Telefon	(030) 34 35 18 99
Telefax	(030) 34 35 19 02
eMail	info@leiterplattenakademie.de
URL	www.leiterplattenakademie.de